
РАДИО
С.А.БИРЮКОВ
РАДИОЛЮБИТЕЛЬСКИЕ
ЦИФРОВЫЕ
УСТРОЙСТВА

МАССОВАЯ
РАДИО
БИБЛИОТЕКА

Основана в 1947 году

Выпуск 1041

С. А. БИРЮКОВ

РАДИОЛЮБИТЕЛЬСКИЕ ЦИФРОВЫЕ УСТРОЙСТВА

МОСКВА «РАДИО И СВЯЗЬ» 1982

ББК 32.844
Б64
УДК 621.374.1

Бирюков С. А.

Б64 Радиолюбительские цифровые устройства. — М.: Радио и связь, 1982. — 72 с., ил. — (Массовая радиобиблиотека; Вып. 1041).

45 к.

Описаны принципы построения счетчиков и дешифраторов радиолюбительских устройств, приведены схемы счетчиков на транзисторах, интегральных микросхемах малой и средней степени интеграции с использованием газоразрядных ламп и семисегментных индикаторов. Даны схемы электронных часов, цифровых частотомеров на транзисторах и интегральных микросхемах с предельной частотой измерения до 200 МГц, частотомера для измерения частоты сети с точностью до четырех знаков, щупов для налаживания цифровых устройств.

Рассчитана на подготовленных радиолюбителей.

Б $\frac{2402020000\text{-}171}{046(01)\text{-}82}$ 187-82

ББК 32.844
6Ф2.1

РЕЦЕНЗЕНТ В. Г. БОРИСОВ

**Редакция научно-популярной литературы
и массовой радиобиблиотеки**

СЕРГЕЙ АЛЕКСЕЕВИЧ БИРЮКОВ

Радиолюбительские цифровые устройства

Редактор В. А. Ханов
Редактор издательства Н. В. Ефимова
Обложка художника Н. Т. Ярешко
Технический редактор Л. А. Горшкова
Корректор Л. В. Алексеева

ИБ № 227

Сдано в набор 9.06.81 г. Подписано в печать 25.08.81 г.
Т-25407 Формат 60×90/16 Бумага тип. № 2 Гарнитура литературная Печать высокая
Усл. печ. л. 4,5 Усл. кр.-отт. 4,875 Уч.-изд. л. 5,85 Тираж 50 000 экз. Изд. № 19441 Зак. № 94
Цена 45 к.
Издательство «Радио и связь». 101000 Москва, Главпочтамт, а/я 693

Типография издательства «Радио и связь» Госкомиздата СССР
101000 Москва, ул. Кирова, д. 40

ПРЕДИСЛОВИЕ

Развитие современной измерительной техники идет, в основном, по пути создания самых разнообразных приборов с цифровым отсчетом. Свой посильный вклад в создание таких приборов вносят и радиолюбители.

Наиболее громоздкой частью любого цифрового измерительного прибора до последнего времени считался счетчик импульсов с индикацией. Появление интегральных микросхем средней степени интеграции, включающих в себя, например, четырехразрядный двоично-десятичный счетчик (декаду) или дешифратор, позволило значительно сократить размеры и стоимость цифровых приборов. Однако транзисторные декады и счетчики на интегральных микросхемах малой степени интеграции еще находят широкое применение в радиолюбительской практике.

В основу книги положены переработанные и систематизированные статьи автора, опубликованные в журнале «Радио» в 1974—1980 гг. Вопросы построения цифровых устройств на транзисторах и интегральных микросхемах достаточно детализированы, содержат временные диаграммы, указания по настройке, чертежи печатных плат.

Автор надеется, что книга поможет многим радиолюбителям не только успешно повторить описанные конструкции, но и самостоятельно разработать и изготовить немало полезных и интересных цифровых устройств.

Отзывы о книге направляйте по адресу: 101000, Москва, Главпочтамт, а/я 693, издательство «Радио и связь», Массовая радиобиблиотека.

Автор

СЧЕТЧИКИ

СЧЕТЧИКИ НА ТРАНЗИСТОРАХ

Основным элементом различных счетных устройств является триггер. Триггеры бывают статические и счетные. Главным свойством любого триггера является возможность фиксации одного из устойчивых состояний. В каждом из них триггер может находиться до тех пор, пока подается питание и не придут управляющие импульсы.

Особенностью счетного триггера является возможность переключения из одного устойчивого состояния в другое и обратно импульсами, поступающими на один вход триггера. Для статического триггера характерно управление по крайней мере по двум входам.

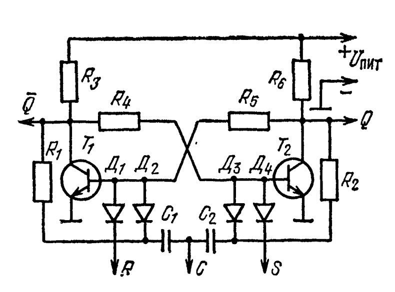


Рис. 1. Счетный триггер на транзисторах

Типичная схема счетного триггера на дискретных элементах приведена на рис. 1. Триггер имеет три входа (C — счетный, R — установки 0 и S — установки 1) и два выхода (Q — прямой и $\bar{Q}$ — инверсный). При подаче отрицательного импульса на вход R транзистор T_1 закрывается. Высокий уровень напряжения с его коллектора через резистор R_4 открывает транзистор T_2. Состояние триггера, при котором на выходе Q присутствует низкий уровень (0,1—0,4 В от напряжения питания), а на выходе $\bar{Q}$ — высокий (0,7—0,9 В), называется нулевым. При подаче отрицательного импульса на вход S триггер устанавливается в противоположное — единичное состояние.

Наиболее интересной являетсч работа триггера при подаче импульсов на счетный вход C. Предположим, что триггер находится в состоянии 0. При этом высокий уровень напряжения с коллектора T_1 поступает на анод диода $Д_2$ и закрывает его. В то же время напряжение на аноде диода $Д_3$ слегка превышает напряжение на его катоде, и диод $Д_3$ приоткрывается. Импульс отрицательной полярности, приходящий на вход C, через конденсатор C_2 еще более откроет диод $Д_3$, и транзистор T_2 закроется. Диод $Д_2$ останется закрытым, и входной импульс непосредственного действия на транзистор T_1 не окажет. Однако высокий уровень напряжения с коллектора T_2 через резистор R_5 откроет транзистор T_1, и состояние триггера изменится. Следующий отрицательный импульс на входе C восстановит исходное состояние триггера, и т. д. В результате частота импульсов на выходе тригера будет вдвое ниже входной. Такое свойство триггеров обусловливает их широкое применение в счетчиках и делителях частоты.

Если соединить выход Q одного триггера со входом C другого, то частота импульсов на выходе последнего будет в четыре раза меньше входной частоты, если соединить в цепочку три триггера, то в восемь раз, и т. д. В общем случае коэффициент пересчета цепочки из n триггеров составит $K=2^n$.

Цепочка триггеров может служить для счета числа импульсов. Максимальное число импульсов, которое можно подсчитать, на единицу меньше коэффициента пересчета, т. е. цепочкой из четырех триггеров можно посчитать 15 импульсов, цепочкой из пяти триггеров — 31 и т. д. Для определения чис-

ла подсчитанных импульсов можно пользоваться следующим правилом. Общее число импульсов равно сумме «весов» разрядов (триггеров), находящихся в единичном состоянии. «Вес» триггера определяется как 2^{n-1}, где n — порядковый номер триггера. Если, например, в цепочке в единичном состоянии находятся первый и четвертый триггеры, то это значит, что на вход цепочки было подано 9 импульсов, так как «вес» первого триггера 1, четвертого 8.

Способ представления чисел на выходе счетчика называют кодом. Если число, сосчитанное счетчиком, может быть определено суммой «весов» его разрядов (триггеров), находящихся в единичном состоянии, то код работы такого счетчика называют «весовым», в противном случае «невесовым».

Счетчики, состоящие из цепочки триггеров, работают в двоичном коде 1-2-4-8-16 и т. д. Их применяют обычно в тех случаях, когда не требуется непосредственного считывания их состояния. Это объясняется тем, что чаще приходится сталкиваться с десятичным кодом — кодом, веса разрядов которого равны 1, 10, 100 и т. д., а каждый разряд может находиться в состояниях 0, 1, . . . , 8, 9.

Для построения счетчиков применяют декады. Каждая декада представляет собой группу триггеров, имеющую (за счет введения обратных связей) коэффициент пересчета 10. Соединенные между собой декады образуют счетчик, и каждая декада соответствует одной цифре считываемого десятичного числа.

Триггеры в декаде могут работать как в весовом, так и в невесовом коде. Пример схемы транзисторной декады, работающей в весовом коде 1-2-4-8, приведен на рис. 2. Декада состоит из четырех триггеров, схема каждого из них в основном повторяет рассмотренную выше схему триггера. Первое отличие триггеров декады состоит в том, что из них исключены диоды установки в 0 и 1. Нормально шина *Уст. 0* подключена к плюсу источника питания. Для установки декады в 0 эту шину кратковременно отключают от источника, в результате чего левые (по схеме) транзисторы триггеров закрываются — декада устанавливается в 0.

Диод $Д_{11}$ в первом триггере нужен лишь для повышения выходного уровня 0 первого триггера при работе с дешифратором, о чем будет сказано далее.

Первый триггер переключается каждый раз в момент фронта отрицательного входного импульса или спада (фронта) положительного импульса. До прихода девятого импульса (рис. 3) все триггеры работают как в обычной цепочке — каждый последующий триггер переключается в момент перехода предыдущего триггера из состояния 1 в состояние 0, десятый импульс перевел бы второй триггер в состояние 1, а четвертый остался бы в состоянии 1.

В описываемой декаде после прихода восьмого импульса высокий уровень с коллектора транзистора T_8 через диод $Д_8$ и резистор R_8 закрывает диод $Д_4$ и не позволяет переключиться второму триггеру после поступления десятого импульса. В то же время на базу транзистора T_7 через диод $Д_9$ и конденсатор C_7 в момент переключения первого триггера по десятому входному импульсу поступает сигнал отрицательной полярности, закрывающий этот транзистор. В результате все триггеры после прихода десятого импульса оказываются в исходном состоянии.

Выходы триггеров декад будем обозначать буквами латинского алфавита A, B, C, D; если же декада работает в весовом коде, то у выходов будем проставлять веса этих разрядов, например, 1, 2, 4, 8. Для инверсных выходов обозначение дополняется чертой сверху (например, $\bar{A}$, $\bar{8}$).

Если к выходу рассматриваемой декады подключить вход аналогичной декады, то при поступлении на вход первой декады десятого счетного импульса на ее выходе сформируется спад (отрицательный фронт), который вызовет изменение состояния второй декады. Таким образом, описанные декады можно соединять в счетчик без использования дополнительных согласующих элементов.

Описанная выше декада, как уже упоминалось, работает в весовом коде 1-2-4-8.

Декады, работающие в невесовом коде, можно построить на основе сдвигающего регистра. Пример схемы такой декады приведен на рис. 4. Устрой-

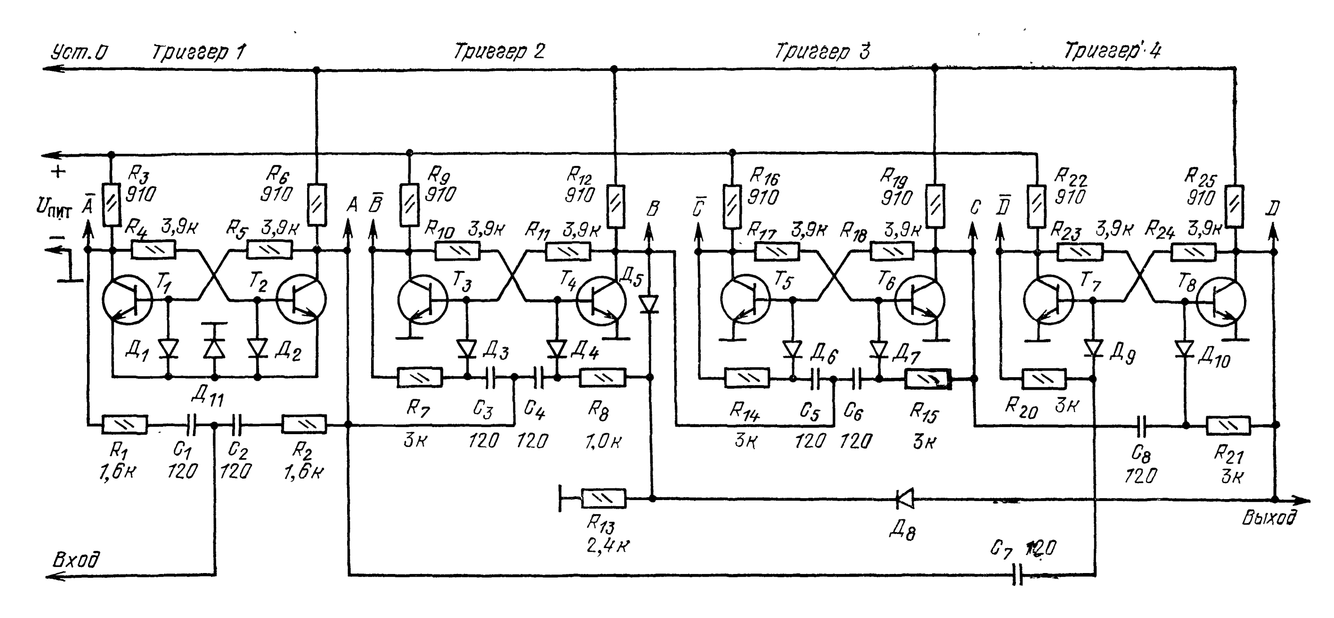


Рис. 2. Транзисторная декада, работающая в коде 1-2-4-8

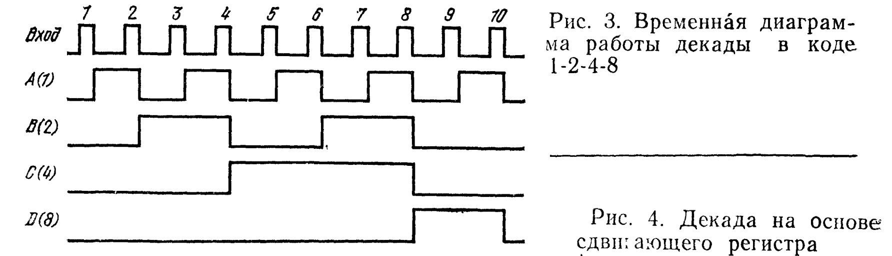


Рис. 3. Временнáя диаграмма работы декады в коде 1-2-4-8

Рис. 4. Декада на основе сдвигающего регистра

$T_1 - T_{10}$ КТ315А

$Д_1 - Д_{10}$ КД103А

E, D, C, B, A, $\bar{A}$

R_1 1,6к; R_2 1,6к; R_3 1,6к; R_4 1,6к; R_5 1,6к; R_6 1,6к; R_7 1,6к; R_8 1,6к; R_9 1,6к; R_{10} 1,6к

R_{11} 4,3к; R_{12} 4,3к; R_{13} 4,3к; R_{14} 4,3к; R_{15} 4,3к; R_{16} 4,3к; R_{17} 4,3к; R_{18} 4,3к; R_{19} 4,3к; R_{20} 4,3к

R_{21} 7,5к; R_{22} 7,5к; R_{23} 7,5к; R_{24} 7,5к; R_{25} 7,5к; R_{26} 7,5к; R_{27} 7,5к; R_{28} 7,5к; R_{29} 7,5к; R_{30} 7,5к

C_1 240; C_2 240; C_3 240; C_4 240; C_5 240; C_6 240; C_7 240; C_8 240; C_9 240; C_{10} 240

Выход Уст. 0 Вход $+U_{пит}$

ство представляет собой пятиразрядный сдвигающий регистр, собранный на транзисторах T_1—T_{10}. Каждый разряд регистра — это триггер, в котором резисторы R_1 и R_2 (см. рис. 1), управляющие работой диодно-емкостных ключей, отсоединены от коллекторов транзисторов данного разряда и подключе-

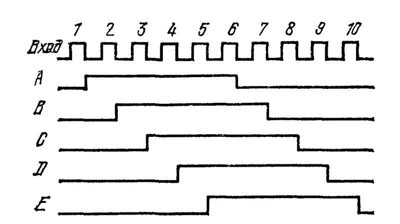


Рис. 5. Временнáя диаграмма работы декады на основе сдвигающего регистра

ны к выходам триггеров предыдущего разряда. Выход последнего, пятого, разряда регистра подключен ко входу первого, причем полярность сигналов обратной связи изменена на противоположную.

Временнáя диаграмма работы декады приведена на рис. 5. Верхняя диаграмма изображает импульсы на входе декады. Графики, помеченные буквами *A, B, C, D, E,* соответствуют напряжениям на соответствующих выходах триггеров сдвигающего регистра. Для установки декады в 0 цепь питания коллекторов левых по схеме плеч триггеров разрывается, при этом на выходах *A, B, C, D, E* устанавливается низкий уровень напряжения.

Через резисторы R_{29} и R_{30} (см. рис. 4) уровни с выхода пятого триггера (транзисторы T_1 и T_2) поступают на диодно-емкостные ключи $C_9Д_9$ и $C_{10}Д_{10}$. Диод $Д_9$ приоткрывается, диод $Д_{10}$ закрыт.

При поступлении первого счетного импульса отрицательной полярности (или спада импульса положительной полярности) транзистор T_9 закрывается током, текущим через диод $Д_9$ и конденсатор C_9. Триггер на транзисторах T_9, T_{10} переключается в единичное состояние, на выходе *A* появляется высокий уровень. На остальных выходах триггеров сохраняется низкий уровень напряжения. При поступлении последующих счетных импульсов, вплоть до пятого, триггеры поочередно устанавливаются в состояние 1, импульсы с шестого по десятый поочередно устанавливают триггеры регистра в состояние 0. К выходу *E* декады можно подключать вход следующей декады.

Описанными выше двумя схемами декад, конечно, не исчерпывается многообразие возможных схем, однако приведенные схемы в некоторых отношениях оптимальны. Декада по первой схеме содержит практически минимально возможное число деталей, вторая обладает быстродействием, равным быстродействию отдельного триггера, и также достаточно проста.

СЧЕТЧИКИ НА ИНТЕГРАЛЬНЫХ МИКРОСХЕМАХ МАЛОЙ СТЕПЕНИ ИНТЕГРАЦИИ

Количество элементов в счетчиках можно значительно уменьшить, если применить интегральные микросхемы. Отечественная промышленность выпускает большое количество различных типов интегральных микросхем, в том числе триггеров и счетчиков. Здесь будут рассмотрены счетчики на микросхемах, содержащих в корпусе один-два счетных триггера. Триггеры микросхем достаточно сложны. Они содержат, как правило, десятки транзисторов и резисторов, однако практически все они по принципу действия могут быть разбиты на две большие группы — JK- и D-триггеры.

Параметры и разводка выводов некоторых интегральных микросхем, содержащих JK- и D-триггеры, приведены в табл. 1, а чертежи их корпусов — на рис. 6.

Интегральные микросхемы серий К155, К131, К158 выпускаются в пластмассовых корпусах с 14 выводами (рис. 6,*а*), часть серии К155 с 16 выводами (рис. 6,*б*), интегральные микросхемы серий К130, К133, К134, К136 — в металлостеклянных корпусах с планарными выводами (рис. 6,*в*), серии К217 — в корпусах со штыревыми выводами (рис. 6,*г*).

Таблица 1

Тип интегральной микросхемы	Тип триггера	$P_{макс}$, мВт	$F_{макс}$, МГц	Разводка выводов интегральной микросхемы								
				+*E*	Общ.	*R*	*S*	*C*	*J* (*D*)	*K*	*Q*	$\overline{Q}$
К130ТВ1 К131ТВ1 К133ТВ1 К155ТВ1	Универсальный 3J—3K-триггер	142 140 110 105	18 20 15 10	*14*	*7*	*2*	*13*	*12*	*3, 4, 5,*	*9, 10, 11*	*8*	*6*
К136ТВ1 К158ТВ1	Синхронный 3J—3K-триггер	18,9 18,9	3 3									
К1ТК341 К134ТВ1		8 8	1 1	*4*	*11*	*5*	*3*	*2*	*7, 8, 9*	*1, 14, 13*	*12*	*10*
К134ТВ14	Два синхронных JK-триггера	16	1			*6* (*2*)	— —	*5* (*1*)	*7* (*14*)	*10* (*3*)	*9* (*12*)	*8* (*13*)
К217ТК1А К217ТК1Б	Универсальный JK-триггер	60	3 5	6 (+6), 10 (+3)	12	8	2	5	4	7	9	1,3
К133ТМ2 К155ТМ2	Два D-триггера	110 157,5	8 10	14	7	1 (13)	4 (10)	3 (11)	2 (12)	—	5 (9)	6 (8)

Примечания: 1. Интегральные микросхемы К217ТК1А, К217ТК1Б требуют напряжения питания 6 В±10% и 3 В±10%, остальные 5 В±5%.
2. В скобках указаны номера выводов второго триггера.
3. Для нормального функционирования триггеров интегральных микросхем К217ТК1А и К217ТК1Б выводы *1* и *3* следует соединить.

Рассмотрим вначале работу JK-триггера. Триггер этого типа имеет обычно не менее пяти входов: R — вход установки в 0, S — вход установки в 1, C — вход тактовых импульсов, J и K — управляющие входы, Q и $\bar{Q}$ — прямой и инверсный выходы. При поступлении низкого уровня на вход R триггер устанавливается в нулевое состояние 0, на вход S — в состояние 1.

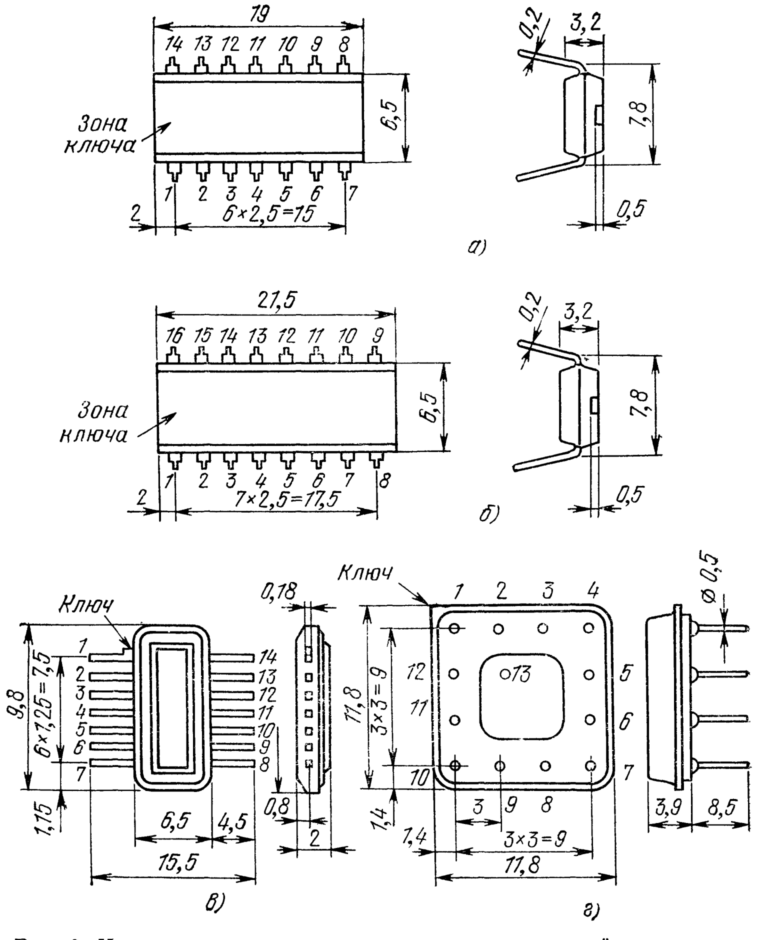


Рис. 6. Чертежи корпусов микросхем различных серий

Сложнее работа триггера при подаче сигналов на входы C, J и K. Здесь следует различать триггеры двух разновидностей — «универсальные» и синхронные. Наиболее простой режим работы универсального JK-триггера осуществляется при высоком уровне напряжения на входах J и K. В этом случае JK-триггер работает как обычный триггер со счетным входом: при поступлении каждого импульса на тактовый вход C (точнее, после спада импульса) состояние триггера меняется на противоположное. Если на входах J и K установлен низкий уровень, то состояние триггера при подаче импульсов на вход C не меняется. Если на входе J высокий уровень, а на входе K низкий, то после спада импульса на входе C на выходе Q появляется высокий уровень, а на выходе $\bar{Q}$ низкий, и наоборот, если на входе J низкий уровень, на входе K высокий, то на выходе Q появляется низкий уровень, на выходе $\bar{Q}$ —

высокий. Если на входе *C* низкий уровень, то изменение сигналов на входах *J* и *K* не влияет на состояние триггера. Если же на входе *C* высокий уровень, то спад на входе *J* приводит к появлению на выходе *Q* высокого уровня, спад на входе *K* — низкого. Этот режим работы универсальных триггеров позволяет в некоторых случаях упростить построение различных счетчиков.

Основным отличием синхронных триггеров от универсальных является то, что изменение состояния синхронных триггеров может происходить лишь по спаду импульсов на входе *C* (а также при поступлении низкого уровня на входы *R* и *S*).

При этом, если во время действия положительного импульса на входе *C* уровни сигналов на входах *J* и *K* не меняются, работа синхронного триггера не отличается от универсального. Если же во время действия высокого уровня на входе *C* триггер находится в нулевом состоянии (на выходе *Q*) и на входе *J* присутствует (хотя бы кратковременно) также высокий уровень, то после спада сигнала на входе *C* триггер переключится в состояние 1, причем это произойдет независимо от состояний сигналов на входах *J* и *K* в момент спада сигнала на входе *C*. Аналогично, если во время действия на входе *C* сигнала высокого уровня триггер находится в состоянии 1 (на выходе *Q*), а на входе *K* присутствует (хотя бы кратковременно) сигнал высокого уровня, по спаду сигнала на входе *C* триггер переключится в состояние 0, т. е. триггер запоминает импульсы, приходящие на входы *J* и *K*.

Особое место среди синхронных триггеров занимает триггер К1ТК341. Это — единственный триггер, состояние которого меняется при спаде на входе *C* в строгом соответствии с сигналами на входах *J* и *K* в этот момент, т. е. этот триггер не запоминает сигналов, приходящих на входы *J* и *K* за время действия высокого уровня на входе *C*.

Определить разновидность триггера можно по его принципиальной схеме. Если вход *C* образован соединением двух входов, каждый из которых эквивалентен входам *J* и *K*, то это — универсальный триггер. Если для получения входа *C* используются еще и другие цепи триггера, то триггер синхронный.

Классификация триггеров в табл. 1 дана в соответствии с их принципиальными схемами, приведенными в справочной литературе. К сожалению, технические условия на большинство JK-триггеров не определяют их принципиальных схем. В результате триггеры типов К130ТВ1, К131ТВ1, К133ТВ1, К155ТВ1, выпускаемые разными изготовителями, могут быть как универсальными, так и синхронными. Это может приводить к досадным недоразумениям. Чтобы их избежать, рекомендуется использовать только такие схемы включения триггеров, в которых сигналы на входах *J* и *K* не меняются при наличии высокого уровня на входе *C*. В этом случае все JK-триггеры равноценны. Среди схем, приведенных в данной книге, не удовлетворяет этому только схема на рис. 8,*б*.

Так называемые D-триггеры имеют вместо входов *J* и *K* один вход *D* и работают следующим образом. При подаче сигналов низкого уровня на вход *R* или *S* на выходе *Q* появляется низкий или высокий уровень соответственно. Если на входе *D* присутствует низкий уровень, то по фронту импульса на входе *C* на выходе *Q* появляется низкий уровень, и наоборот, т. е. состояние триггера после окончания положительного фронта на входе *C* определяется сигналом на входе *D* перед началом положительного фронта. Для получения режима счетного триггера вход *D* соединяют с выходом $\bar{Q}$ триггера. В этом случае триггер меняет свое состояние по фронту каждого входного импульса.

Рассмотрим практические схемы счетчиков на JK- и D-триггерах (рис. 7). Самым простым счетчиком является делитель частоты на 2^n, где n — целое число. Такой счетчик строится из n триггеров.

На принципиальных схемах входы триггеров обозначают соответствующими буквами, прямой выход *Q* специально не помечают, а инверсный обозначают кружком. Счетный триггер отмечают двумя буквами *T*, статический — одной.

Отличие счетчика на D-триггерах от счетчика на JK-триггере заключается в том, что сигнал на вход следующего триггера снимается с выхода $\bar{Q}$ предыдущего, а не с выхода *Q*. Это обусловлено тем, что D-триггер срабатывает по фронту входного сигнала, а JK-триггер — по спаду.

Схема наиболее часто применяемой декады на JK-триггерах показана на рис. 8,*а*, временная диаграмма ее работы совпадает с диаграммой работы, описанной выше декады (см. рис. 2 и 3). При подаче импульсов с первого по восьмой декада работает как обычный двоичный счетчик импульсов. К момен-

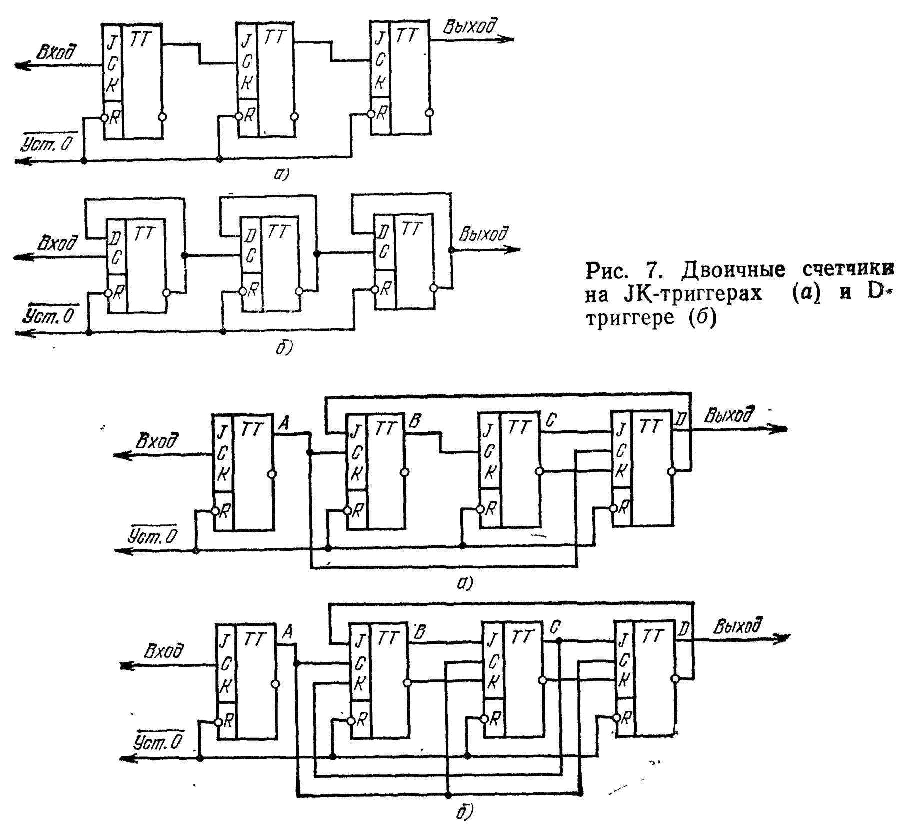


Рис. 7. Двоичные счетчики на JK-триггерах (*а*) и D-триггере (*б*)

Рис. 8. Декады на JK-триггерах в коде 1-2-4-8

ту подачи восьмого импульса на двух входах *J* четвертого триггера формируется высокий уровень. Восьмым импульсом этот триггер переключается в состояние 1 и низкий уровень с его инверсного плеча $\bar{Q}$, подаваемый на вход второго триггера, запрещает его переключение в состояние 1 под действием десятого импульса. Десятый импульс восстанавливает состояние 0 и четвертого триггера, и цикл работы делителя повторяется. Декада по схеме рис. 8,*а* может быть собрана как на синхронных, так и на универсальных JK-триггерах, но требует, чтобы по крайней мере у одного триггера было два входа *J*. На рис. 8,*б* приведена схема более простой декады, но выполнимой лишь на универсальных JK-триггерах. Временная диаграмма ее работы такая же, как и у рассмотренной выше декады.

Декады на синхронных JK-триггерах, имеющих по одному *J* и *K* входу, могут быть построены по схемам рис. 9,*а* и *б*. Временная диаграмма работы первой декады похожа на диаграмму декады, работающей в коде 1-2-4-8, но отличается работой последнего триггера (рис. 10,*а*). Временная диаграмма работы декады на рис. 9,*б* приведена на рис. 10,*б*. Отметим, что обе декады работают в невесовых кодах и могут быть выполнены как на синхронных, так и на универсальных JK-триггерах.

Схема декады на D-триггерах приведена на рис. 11, временна́я диаграмма ее работы — на рис. 12. Особенностью этой декады является подключение входа $\bar{R}$ четвертого триггера к прямому выходу третьего, что обеспечивает необходимый коэффициент пересчета.

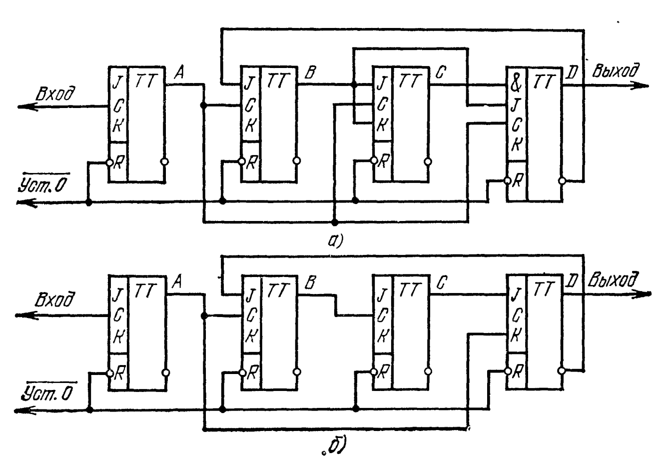


Рис. 9. Декады на синхронных JK-триггерах

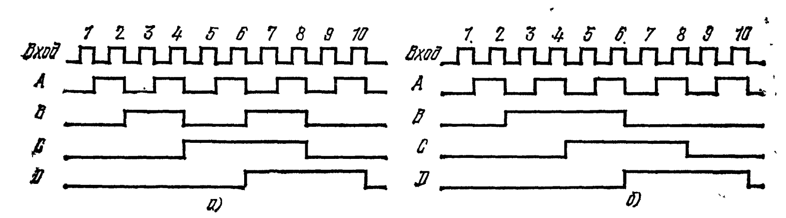


Рис. 10. Временны́е диаграммы работы декад на рис. 9

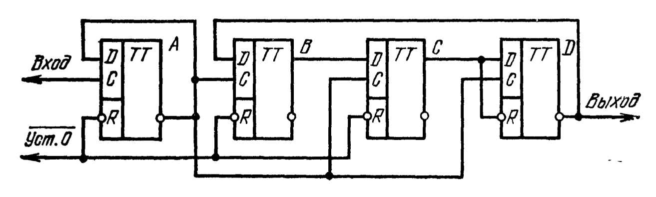


Рис. 11. Декада на D-триггерах

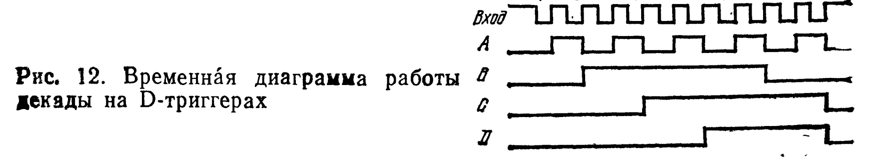


Рис. 12. Временна́я диаграмма работы декады на D-триггерах

Для построения счетчиков с индикацией нередко используют декады, основанные на сдвигающих регистрах. На рис. 13,*а* приведена схема декады на пяти JK-триггерах, на рис. 13,*б* — на D-триггерах. Принцип действия

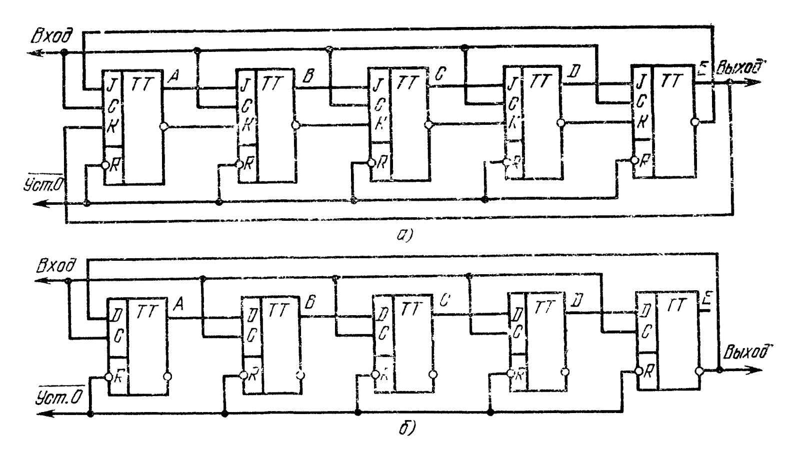


Рис. 13. Декады на основе сдвигающих регистров

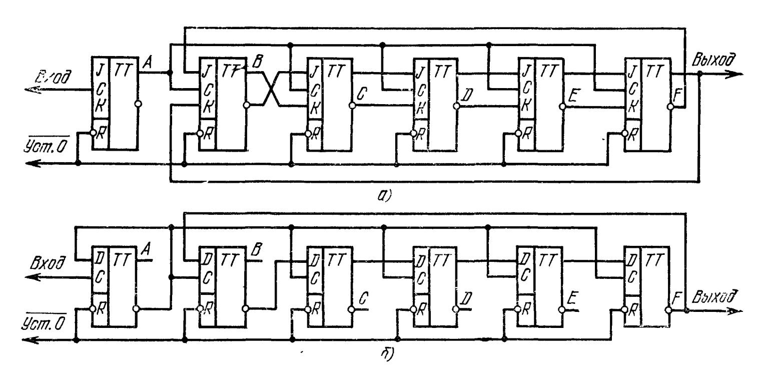


Рис. 14. Декады на сдвоенных триггерах

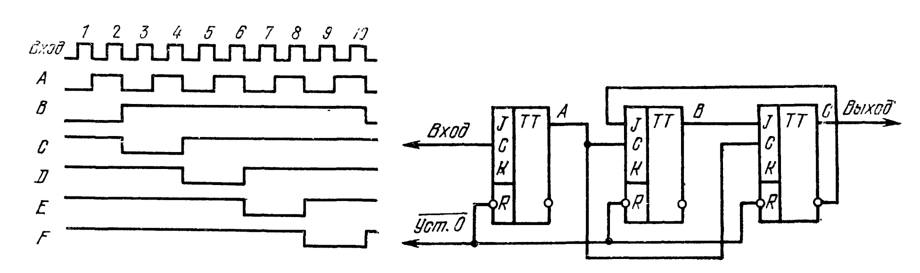


Рис. 15. Временна́я диаграмма работы декад на рис. 14

Рис. 16. Схема делителя на 6 на JK-триггерах

временны́е диаграммы работы этих декад аналогичны декаде по схеме рис. 4.

При использовании сдвоенных JK- или D-триггеров целесообразно построение декад по схемам рис. 14,*а* и *б* соответственно. Принцип работы таких декад проиллюстрирован на рис. 15. Первый триггер делит частоту входного сигнала на 2. Пять остальных триггеров соединены в кольцевой сдвигающий регистр. При установке декады в 0 на выходе B сдвигающего регистра устанавливается низкий уровень, на остальных выходах (кроме *A*) — высокий. При

подаче каждого второго импульса низкий уровень появляется поочередно на остальных четырех выходах регистра *C, D, E, F*. Временна́я диаграмма декады на рис. 14,*б* отличается от рассмотренной лишь полярностью входных импульсов. В декадах на основе сдвигающих регистров (см. рис. 13,*а* и 14,*а*) можно применять как синхронные, так и универсальные триггеры.

В радиолюбительской практике делители частоты на 6 занимают важное место. Их применяют в счетчиках десятков секунд и минут электронных часов. Делители на 6 строят так же, как и декады, но число триггеров в них соответственно меньше.

Схема наиболее простого делителя на 6, выполнимого как на синхронных, так и на универсальных JK-триггерах, приведена на рис. 16, а его временна́я диаграмма — на рис. 17. Первый триггер делит входную частоту на 2, два следующих — на три. Нетрудно видеть, что этот делитель напоминает декады, приведенные на рис. 8, из которых исключен один триггер. Аналогично могут быть модифицированы и другие декады. На рис. 18 показана схема делителя на 6 на трех D-триггерах, его временна́я диаграмма приведена на рис. 19. Схемы делителей на 6 на основе сдвигающих регистров приведены на рис. 20. Рис. 20,*а* и *б* — схемы на трех JK- и D-триггерах, соединенных в сдвигающий регистр с перекрестной связью. Делители по схемам рис. 20,*в* и *г* представляют собой включенные последовательно делители на 2 и на 3 соответственно на JK- и D-триггерах. Временны́е диаграммы делителей по схемам рис. 20 подобны диаграммам соответствующих декад.

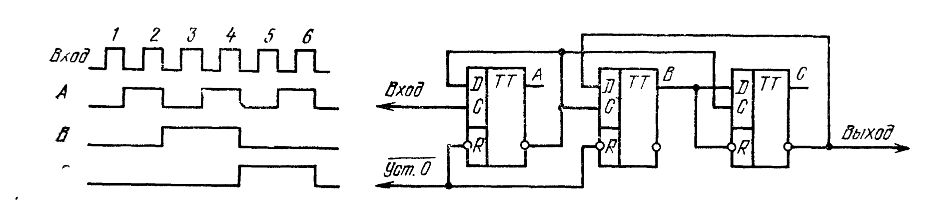


Рис. 17. Временна́я диаграмма работы делителя на 6 рис. 16

Рис. 18. Схема делителя на 6 на D-триггерах

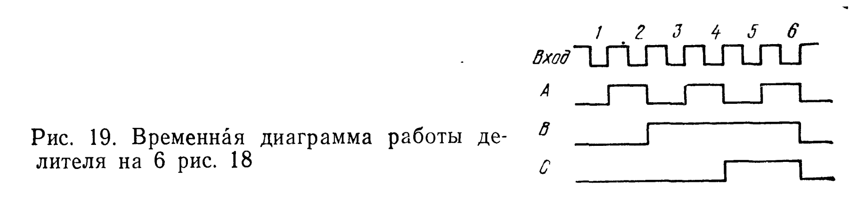


Рис. 19. Временна́я диаграмма работы делителя на 6 рис. 18

Необходимый в часах счетчик с коэффициентом пересчета 24 обычно строится как декада, два триггера и элемент совпадения, сбрасывающий показания счетчика на нуль при достижении им состояния 24. На рис. 21, где приведена схема такого счетчика, декада, работающая в коде 1-2-4-8, помечена знаком *CT10*. Пока число поступивших на вход импульсов не превышает 23, счетчик считает как обычно: декада считает единицы часов, два триггера — десятки. После поступления 20-го импульса с выхода *Q* интегральной микросхемы $ИМС_2$ уровень логической 1 поступает на первый вход элемента И-НЕ $ИМС_{3а}$, а после 24-го уровень логической 1 с выхода *4* декады поступает на второй вход $ИМС_{3а}$, в результате чего включается элемент $ИМС_{3а}$ и низкий уровень сигнала с его выхода, пройдя через элементы $ИМС_{3б}$ и $ИМС_{3в}$, поступает на входы *R* декады и триггеров и сбрасывает показания счетчика. При использовании декад, работающих в невесовых кодах, второй вход элемента $ИМС_{3а}$ следует подключать к выходу *C* (см. рис. 9, 11), *D* (см. рис. 13) или $\bar{D}$ (см. рис. 14).

Среди рассмотренных выше декад и делителей нетрудно найти кроме делителей на 2, 4, 6, 8, 10 счетчики с коэффициентом пересчета 3 и 5. Если необходимый коэффициент пересчета раскладывается на приведенные выше сомножители, счетчик собирают из нескольких последовательно включенных делителей, например счетчик с коэффициентом пересчета 9 составляют из двух делителей на 3.

а)

б)

в)

г)

Рис. 20. Схемы делителя на 6 на основе сдвигающих регистров

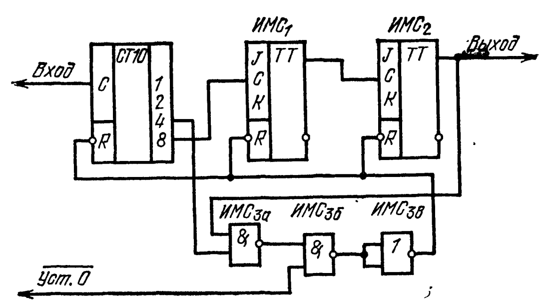


Рис. 21. Счетчик с коэффициентом пересчета 24

Счетчики с четным коэффициентом пересчета всегда можно разбить на несколько последовательно включенных триггеров и счетчик с нечетным коэффициентом. Счетчик с небольшим нечетным коэффициентом пересчета проще всего собрать по принципу, использованному в делителях, приведенных на рис. 11 и 18. В качестве примера на рис. 22 приведены схемы делителей на

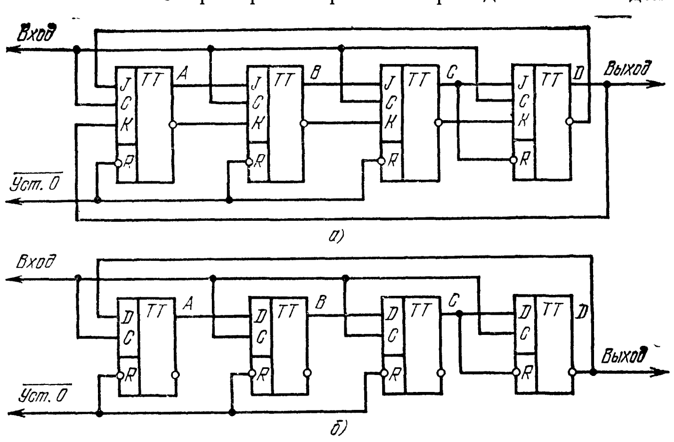


Рис. 22. Схемы работы делителя на 7

7 (рис. 22,*а* на JK-триггерах, рис. 22,*б* на D-триггерах), которые могут найти применение в счетчике дней недели; его временна́я диаграмма показана на рис. 23. В общем случае, для получения нечетного коэффициента пересчета *N*

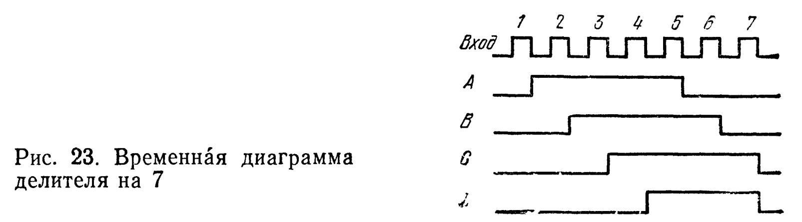


Рис. 23. Временна́я диаграмма делителя на 7

необходимо $(N+1)/2$ триггеров, соединенных в сдвигающий регистр, причем сигнал с выходов последнего триггера подается на вход первого с переменной полярностью, а вход *R* последнего триггера подключается к прямому выходу предпоследнего.

СЧЕТЧИКИ НА ИНТЕГРАЛЬНЫХ МИКРОСХЕМАХ СРЕДНЕЙ СТЕПЕНИ ИНТЕГРАЦИИ

В настоящее время успехи технологии позволяют изготовлять в одном кристалле кремния площадью в несколько квадратных миллиметров интегральные микросхемы, эквивалентные по сложности целым платам, а иногда даже блокам, выполненным на ставших уже привычными микросхемах малой степени интеграции.

Примером интегральных микросхем средней степени интеграции могут быть микросхемы серии К155. Полная номенклатура интегральных микросхем этой серии составляет несколько десятков наименований, наибольший интерес для радиолюбителей представляют собой интегральные микросхемы счетчиков. Их краткие данные приведены в табл. 2.

Все интегральные микросхемы серии К155 работают при напряжении питания 5 В±5%, в диапазоне температур от —10 до +70° С. Выходное напряжение логического 0 — не более 0,4 В (типовое значение 0,1—0,2 В), логической 1 — не менее 2,4 В (типовое значение 3,2—3,5 В). Интегральные микро-

Таблица 2

Тип интегральной микросхемы	Функциональное назначение	Выводы питания		$P_{макс}$, мВт	$f_{макс}$, МГц	Тип корпуса по рис. 6
		+5 В	общий			
К155ИЕ1	Декадный счетчик с фазоимпульсным представлением информации	14	7	150	10	*а*
К155ИЕ2	Двоично-десятичный счетчик	5	10	230	10	*а*
К155ИЕ4	Счетчик-делитель на 12	5	10	230	10	*а*
К155ИЕ5	Двоичный 4-разрядный счетчик	5	10	230	10	*а*
К155ИЕ6	Двоично-десятичный реверсивный счетчик	16	8	500	15	*б*
К155ИЕ7	Двоичный 4-разрядный реверсивный счетчик	16	8	500	15	*б*
К155ИЕ8	Делитель частоты с переменным коэффициентом деления	16	8	600	15	*б*
К155ТМ5	Четыре статических триггера	4	11	265	—	*а*
К155ТМ7	Четыре статических триггера с прямыми и инверсными выходами	5	12	265	—	*б*

схемы оформлены в двух типах корпусов, различающихся только длиной и количеством выводов (рис. 6,*а* и *б*). Потребляемая микросхемами мощность, как правило, в 1,5—2 раза меньше указанной в табл. 2, а быстродействие в 1,5—2 раза выше.

Рассмотрим подробнее перечисленные в табл. 2 интегральные микросхемы. Микросхемы К155ИЕ1 разрабатывались для счетчиков с фазоимпульсными представлением информации. В радиолюбительской практике их удобнее использовать в делителях частоты, формирующих секундные импульсы в часах или временны́е интервалы в частотомере. Цоколевка интегральной микросхемы представлена на рис. 24, а временна́я диаграмма — на рис. 25. Установка триггеров интегральной микросхемы в 0 осуществляется подачей положительного импульса одновременно на два входа *1* и *2*, обозначенных *R*. Рабочей полярностью счетных импульсов, подаваемых на входы *8* и *9*, является отрицательная. Импульсы могут подаваться или на каждый вход (на второй дол-

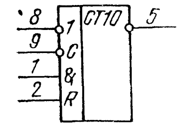


Рис. 24. Цоколевка интегральной микросхемы К155ИЕ1

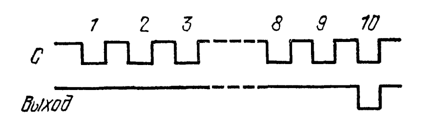


Рис. 25. Временна́я диаграмма работы интегральной микросхемы К155ИЕ1

жен при этом поступать уровень логической 1) или сразу на оба входа. Одновременно с каждым десятым входным импульсом на выходе *5* формируется равный ему по длительности выходной импульс отрицательной полярности. Многокаскадные делители частоты можно строить, соединяя непосредственно входы *C* последующих каскадов с выходами предыдущих (рис. 26).

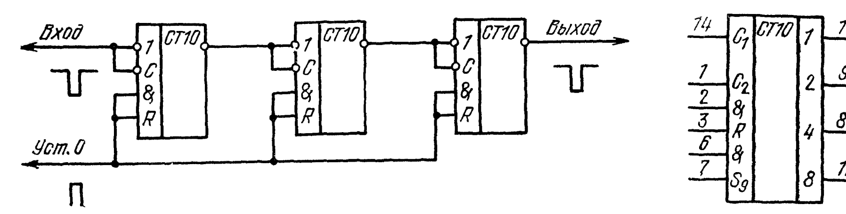


Рис. 26. Соединение интегральных микросхем К155ИЕ1 в делитель

Рис. 27. Цоколевка интегральной микросхемы К155ИЕ2

При проверке многокаскадных делителей частоты на микросхемах К155ИЕ1 следует иметь в виду, что скважность выходных импульсов весьма велика, в результате чего затрудняется их наблюдение на осциллографе. Поэтому можно рекомендовать подавать их для обнаружения на счетный вход триггера, а выходной сигнал триггера наблюдать на осциллографе. Если необходимо получить со всех выходов делителя импульсы одинаковой скважности, вход каждой последующей интеральной микросхемы следует подключать к выходу предыдущей через инвертор.

Бо́льшими возможностями обладает интегральная микросхема К155ИЕ2. В ее состав входят триггер со счетным входом и счетчик с коэффициентом пересчета 5. Если их соединить, они образуют двоично-десятичный последовательный счетчик, работающий в коде 1-2-4-8. Цоколевка интегральной микросхемы представлена на рис. 27, а временна́я диаграмма при соединении выводов *12* и *1* — на рис. 3. Установка триггеров счетчика в состояние 0 производится одновременной подачей положительного импульса на входы *2* и *3* (*R*), при этом на всех выходах счетчика появляется логический 0. Рабочей полярностью входных счетных импульсов, подаваемых на входы *14* и *1* (C_1 и C_2), является положительная, триггеры счетчика переключаются по спаду входных импульсов. Соединение интегральных микросхем в многокаскадный счетчик показано на рис. 28. Выходные сигналы любого разряда такого счетчика имеют скважность, позволяющую нормально наблюдать их на экране осциллографа.

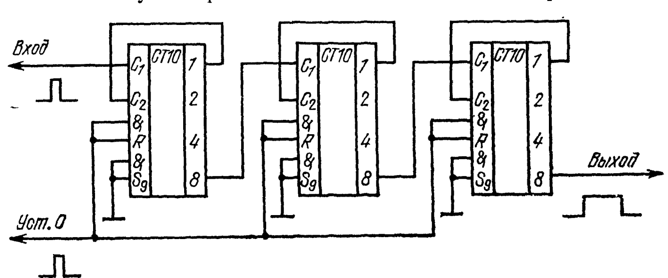


Рис. 28. Соединение интегральных микросхем К155ИЕ2 в счетчик

Особенностью интегральной микросхемы К155ИЕ2 является возможность установки триггеров счетчика в состояние 9, при котором на выходах *1* и *8* логическая 1, на выходах *2* и *4* логический 0. Это позволяет с успехом использовать их в выходных каскадах делителей частоты цифровых частотоме-

ров, где требуется, чтобы после пускового импульса формирование временно́го интервала начиналось с минимальной задержкой (см. стр. 61). Для установки счетчика в состояние 9 входной импульс положительной полярности следует подать на входы *6* и *7*, при этом по крайней мере на одном из входов *2* или *3* (*R*) должен быть низкий уровень.

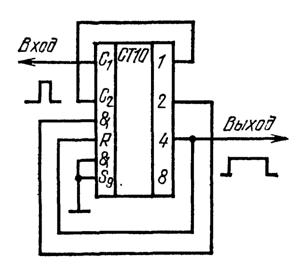


Рис. 29. Интегральная микросхема К155ИЕ2 как делитель на 6

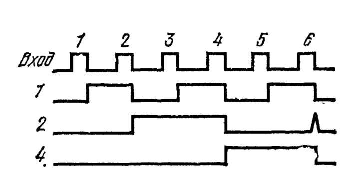


Рис. 30. Временна́я диаграмма работы делителя на 6

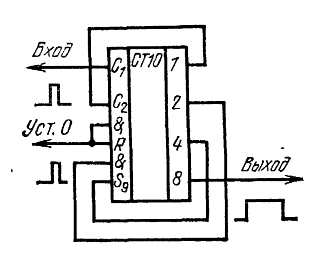


Рис. 31. Интегральная микросхема К155ИЕ2 как делитель на 7

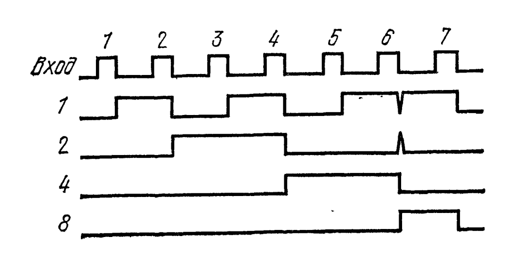


Рис. 32. Временна́я диаграмма работы делителя на 7

Интегральная микросхема К155ИЕ2 может работать не только как счетчик с коэффициентом пересчета 10. Во-первых, возможно отдельное использование триггера (вход C_1, выход *1*) и делителя на 5 (вход C_2, выходы *2*, *4*, *8*). Во-вторых, используя два входа *R* и два *S*, можно собрать делители с другими коэффициентами пересчета, например 6 — для часов (рис. 29, временна́я диаграмма на рис. 30) и 7 (рис. 31, временна́я диаграмма на рис. 32) — для счетчика дней недели. Принцип работы счетчика, показанного на рис. 29, заключается в том, что при достижении необходимого состояния (в данном случае 6) на двух входах *R* счетчика появляется уровень логической 1 и счетчик переходит в состояние 0. Выходные сигналы счетчика при работе его в режиме деления на 6 соответствуют коду 1-2-4.

Счетчик по схеме рис. 31 после подсчета шести импульсов переходит в состояние 9, пропуская 6, 7 и 8, в результате чего его коэффициент пересчета становится равным 7. Входы *R* счетчика по схеме рис. 31 могут использоваться для установки счетчика в 0. Счетчик по схеме рис. 29 не имеет таких входов, поэтому при необходимости установки в 0 его дополняют логическими элементами и преобразуют в счетчик по схеме рис. 33. Следует помнить, что для счетчика рис. 33 полярность импульсов *Уст.0* отрицательная.

В электронных часах очень удобно использовать интегральную микросхему К155ИЕ4. Она содержит счетный триггер и делитель на 6. Цоколевка интегральной микросхемы приведена на рис. 34, а временна́я диаграмма работы делителя на 6 — на рис. 35. Полярность входных импульсов для нее такая же, как и для К155ИЕ2. Делитель на 6 этой микросхемы можно использовать в качестве счетчика десятков секунд и десятков минут, а оставшийся триггер как

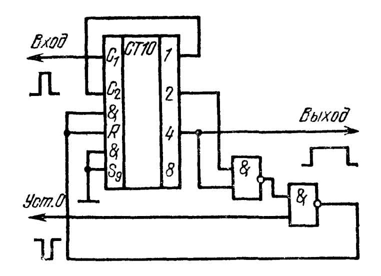


Рис. 33. Интегральная микросхема К155ИЕ2 как делитель на 6

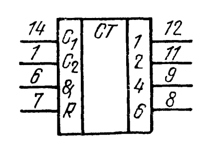


Рис. 34. Цоколевка интегральной микросхемы К155ИЕ4

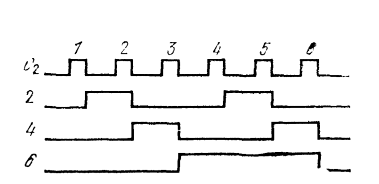


Рис. 35. Временна́я диаграмма работы делителя на 6 интегральной микросхемы К155ИЕ4

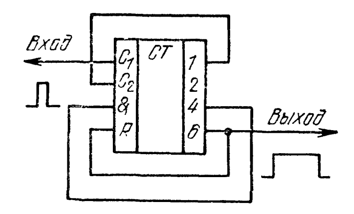


Рис. 36. Интегральная микросхема К155ИЕ4 как делитель на 10

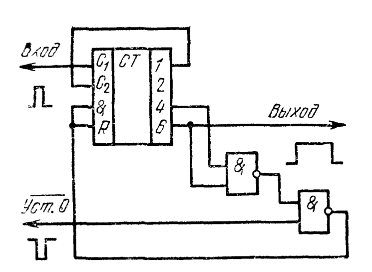


Рис. 37. Интегральная микросхема К155ИЕ4 как делитель на 10 с *Уст.0*

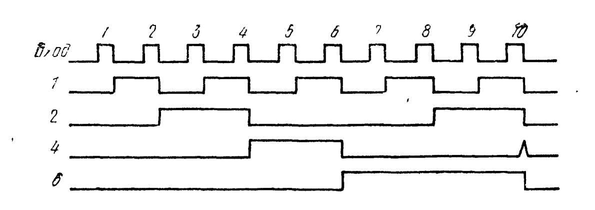


Рис. 38. Временна́я диаграмма работы делителя на 10

Рис. 39. Цоколевка интегральной микросхемы К155ИЕ5

делитель на 2. При необходимости интегральную микросхему К155ИЕ4 можно использовать как делитель на 10 (без входа установки в 0 — по схеме рис. 36, с установкой в 0 — по схеме рис. 37). Код разрядов счетчика в этом случае 1-2-4-6 (рис. 38).

В радиолюбительской практике может найти применение и интегральная микросхема К155ИЕ5 (рис. 39). Она содержит счетный триггер и делитель на 8, состоящий из трех триггеров, включенных последовательно. Полярность входных импульсов для нее такая же, как и для К155ИЕ2. Интегральная микросхема может использоваться в делителях частоты электромузыкальных инструментов, в различных распределителях; при необходимости ее можно использовать как делитель на 10 (рис. 40 и 41). Если микросхему К155ИЕ5 подключить по схеме рис. 29 или 33, она обеспечит коэффициент пересчета 6.

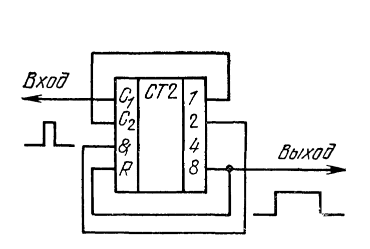


Рис. 40. Интегральная микросхема К155ИЕ5 как делитель на 10

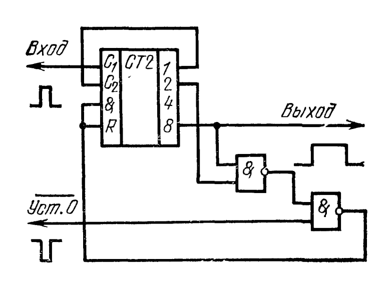


Рис. 41. Интегральная микросхема К155ИЕ5 как делитель на 10 с *Уст. 0*

Многие цифровые приборы требуют применения реверсивных счетчиков, т. е. таких, которые могут как увеличивать подсчитанное и хранящееся в них число входных импульсов (при прямом счете), так и уменьшать его (при обратном счете). Примером использования таких счетчиков может служить счетчик метража ленты в магнитофоне.

В серию интегральных микросхем К155 входят два параллельных реверсивных счетчика — К155ИЕ6 и К155ИЕ7. Первый из них — двоично-десятичный, второй — двоичный, оба работают в коде 1-2-4-8. Цоколевка обеих интегральных микросхем совершенно одинакова (рис. 42). Отличаются они только тем, что первый считает до 9, второй — до 15.

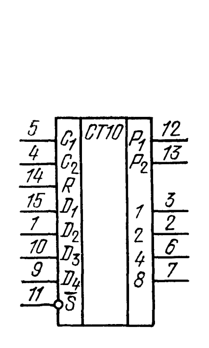


Рис. 42. Цоколевка интегральных микросхем К155ИЕ6 и К155ИЕ7

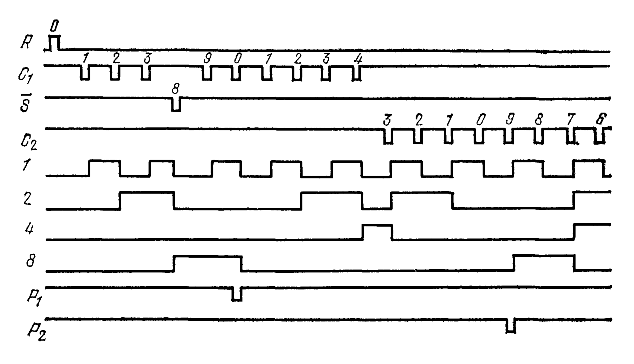


Рис. 43. Временна́я диаграмма работы интегральной микросхемы К155ИЕ6

Рассмотрим для примера работу интегральной микросхемы К155ИЕ6. В отличие от рассмотренных ранее счетчиков, эта микросхема имеет больше входов и выходов. Входы C_1 и C_2 предназначены для подачи тактовых им-

пульсов: C_1 при прямом счете, C_2 при обратном. Вход R служит для установки счетчика в 0, вход $\bar{S}$ — для предварительной записи в счетчик информации, поступающей по входам D_1—D_4.

Установка триггеров счетчика в 0 происходит при подаче положительного импульса на вход R, при этом на входе $\bar{S}$ должна быть логическая 1. Счетчик позволяет производить предварительную запись в него любого числа от 0 до 9. Для записи двоичный эквивалент числа подается на входы D_1—D_4 (D_1 — младший разряд, D_4 — старший), а на вход $\bar{S}$ — низкий уровень, при этом на входе R должен быть уровень логического 0.

Режим предварительной записи может использоваться для построения делителей частоты с перестраиваемым коэффициентом деления. Если этот режим не используется, на вход $\bar{S}$ должен быть постоянно подан уровень логической 1.

Прямой счет осуществляется при подаче импульсов низкого уровня на вход C_1, при этом на входах C_2 и $\bar{S}$ должна быть логическая 1, на входе R — 0. Переключение триггеров счетчика происходит по спаду входных импульсов; одновременно с каждым десятым входным импульсом на выходе P_1 появляется повторяющий его выходной импульс, который может подаваться на вход C_1 следующей интегральной микросхемы многоразрядного счетчика. Уровни сигнала на выходах 1-2-4-8 счетчика соответствуют хранящемуся в счетчике в данный момент числу. При обратном счете входные импульсы подаются на вход C_2, выходные импульсы снимаются с выхода P_2. Пример временно́й диаграммы работы счетчика приведен на рис. 43.

Первый импульс поступает на вход R и устанавливает все триггеры счетчика в 0. Три следующих импульса, поступающих на вход C_1, переводят счетчик в состояние 3, которому соответствуют уровни логической 1 на выходах *1* и *2* и логического 0 на *4* и *8*. Если на входах D_1—D_3 уровень 0, на входе D_4 1, импульс на входе $\bar{S}$ устанавливает счетчик в состояние 8. Следующие шесть импульсов, поступающие на вход C_1, переводят счетчик последовательно в состояния 9, 0, 1, 2, 3, 4. Одновременно с импульсом, переводящим счетчик в 0, на выходе P_1 появляется выходной импульс прямого счета. Следующие импульсы, поступающие на вход C_2, изменяют состояние счетчика в обратном порядке: 3, 2, 1, 0, 9, 8 и т. д. Одновременно с импульсом обратного счета, переводящим счетчик в состояние 9, на выходе P_2 появляется выходной импульс.

В интегральной микросхеме К155ИЕ7 импульс на выходе P_1 появляется одновременно с импульсом на входе C_1 при переходе счетчика из состояния 15 в состояние 0, а на выходе P_2 — при переходе счетчика из 0 в 15 одновременно с импульсом на входе C_2.

На рис. 44 приведена схема счетчика-делителя частоты с произвольным

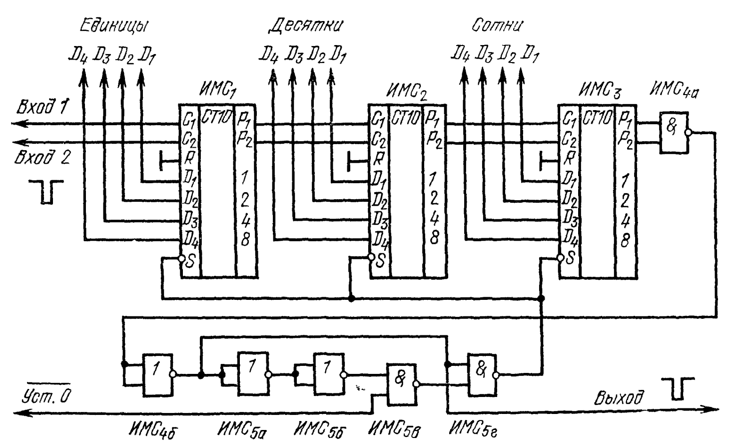


Рис. 44. Делитель частоты с произвольным коэффициентом деления

коэффициентом деления на интегральных микросхемах К155ИЕ6 или К155ИЕ7. Этот тип счетчиков называется счетчиком с предварительной установкой кода. Принцип его работы заключается в том, что счет каждый раз начинается с некоторого числа, а не с 0, как обычно. Число, записанное в счетчике, определяет коэффициент пересчета.

Рассмотрим работу счетчика при прямом счете. Входной импульс, поступающий на вход *Уст.0*, проходя через логические элементы $ИМС_{5в}$ и $ИМС_{5г}$, поступает на входы S интегральных микросхем $ИМС_1$—$ИМС_3$ и производит в них запись кода, поступающего на входы D_1—D_4 микросхем. Этот код соответствует некоторому числу K, с которого начинается счет при поступлении на вход *1* тактовых импульсов. Первый тактовый импульс переводит счетчик в состояние К+1, следующий в К+2 и т. д. В тот момент, когда очередной тактовый импульс должен перевести счетчик из состояния 999 в 0, спад импульса низкого уровня на выходе P_1 $ИМС_3$, пройдя через элементы $ИМС_{4а}$, $ИМС_{4б}$, продифференцируется в элементах микросхемы $ИМС_5$ и короткий отрицательный импульс с выхода $ИМС_{5г}$, поступив на входы $\bar{S}$ микросхем, вновь запишет в счетчик исходное число K.

Таким образом, как это нетрудно заметить, коэффициент пересчета N составит $N=1000-K$. Значение K можно менять от 0 до 999, поэтому коэффициент деления счетчика может находиться в пределах от 1 до 1000.

Если тактовые импульсы подавать на вход *2*, счетчик будет осуществляться в обратном порядке: первый тактовый импульс переведет счетчик в состояние К—1, второй — в состояние К—2 и т. д. Когда очередной тактовый импульс должен перевести счетчик из состояния 0 в 999, спад отрицательного импульса с выхода *12* микросхемы $ИМС_3$ вновь установит счетчик в состояние К. В этом случае коэффициент деления составит $N=1+K$ и также может меняться от 1 до 1000.

Рассмотрим работу дифференцирующей цепочки, составленной из элементов интегральной микросхемы $ИМС_5$ (рис. 45). При уровне 0 на входе цепоч-

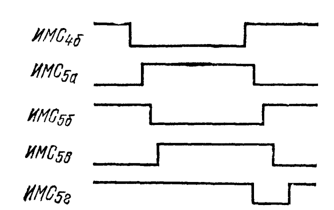


Рис. 45. Диаграмма работы дифференцирующей цепочки

ки на ее выходе уровень 1, так как на входе *12* $ИМС_{5г}$ уровень 0. При появлении на входе цепочки логической 1 на выходе *11* $ИМС_{5г}$ появляется уровень 0, но с задержкой, равной трем средним задержкам переключения $t_{з.ср}$ логических элементов, на выходе *8* $ИМС_{5в}$ появляется уровень 0 и на выходе $ИМС_{5г}$ — снова 1. Таким образом, по фронту сигнала на входе цепочки на ее выходе формируется импульс низкого уровня с длительностью около $3t_{з.ср}$.

Сигналы на входы D_1—D_4 микросхем для получения переменного N могут подаваться с выходов логических элементов либо от переключателей, подающих на эти входы соответствующие уровни. При постоянном N входы могут быть частично заземлены (постоянно) и частично подключены к уровню логической 1 в соответствии с необходимым кодом.

Если делитель предполагается использовать только при прямом или обратном счете, элементы $ИМС_{4а}$ и $ИМС_{4б}$ можно исключить.

Максимальный коэффициент деления при использовании интегральных микросхем К155ИЕ6 составит 10^m, где m — число микросхем. Если же используются интегральные микросхемы К155ИЕ7, схема делителя сохраняется, но максимальный коэффициент деления составит 16^m, а коэффициент деления для прямого счета $N=16^m-K$.

При работе цифровых измерительных приборов неприятное ощущение производит мерцание цифр в процессе счета, которое может приводить к утомлению оператора. Исключить мерцание позволяет применение промежуточной

памяти, включаемой между выходами интегральных микросхем счетчика и входами дешифратора. В серию интегральных микросхем К155 входят две микросхемы К155ТМ5 и К155ТМ7, представляющие собой такую промежуточную память.

Интегральная микросхема К155ТМ5 содержит четыре статических триггера, каждый из которых имеет информационный вход *D*, тактовый *C* и прямой выход. Триггер работает следующим образом. При уровне логического 0 на входе *C* информация на входе *D* не влияет на состояние триггера, и он хранит записанную ранее информацию. При подаче на вход *C* логической 1 триггер превращается в повторитель, т. е. сигнал на его выходе соответствует сигналу на входе *D* (а на инверсном выходе интегральной микросхемы К155ТМ7 — инверсии сигнала на входе *D*). При подаче на вход *C* уровня 0 триггер переходит вновь в режим хранения, а его состояние определяется сигналом на входе *D* перед спадом импульса на тактовом входе *C*.

Таким образом, основные свойства триггеров интегральных микросхем К155ТМ5 и К155ТМ7 следующие: хранение информации — при подаче на вход *C* уровня 0; повторение входного сигнала — при подаче на вход уровня 1; запоминание информации, имеющейся на входе *D* перед спадом импульса на тактовом входе; изменение информации на выходе в течение всего положительного импульса на тактовом входе (при изменении информации на *D* — входе).

Такие триггеры в литературе нередко называют D-триггерами. Более точно подходит название «D-триггер, тактируемый импульсом», «триггер-защелка», «статический D-триггер». Выше была описана работа D-триггеров (типа К1ТК552 и др.), которые точнее можно назвать «D-триггерами, тактируемыми фронтом» или «счетными D-триггерами».

Для того чтобы подчеркнуть различие между ними, приведем логику работы «счетного D-триггера»: хранение информации осуществляется при подаче на вход *C* как 0, так и 1; прямого прохождения сигнала на выход со входа *D* нет; запоминание информации, имеющейся на входе *D* перед фронтом импульса на тактовом входе; изменение информации на выходе может происходить только по фронту импульса на тактовом входе.

Цоколевка интегральных микросхем К155ТМ5 и К155ТМ7 приведена на рис. 46 и 47. Входы *D* подключают к выходам 1-2-4-8 счетчиков, выходы — к соответствующим входам дешифраторов. На входы *C* (попарно объединенные) подают положительные импульсы, по которым производится запись информации из счетчика в память.

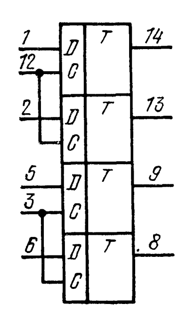


Рис. 46. Цоколевка интегральной микросхемы К155ТМ5

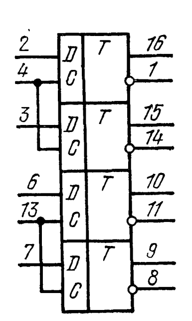


Рис. 47. Цоколевка интегральной микросхемы К155ТМ7

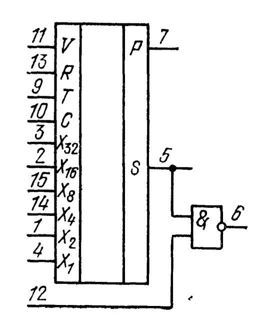


Рис. 48. Цоколевка интегральной микросхемы К155ИЕ8

Очень интересной интегральной микросхемой, входящей в состав серии К155, является К155ИЕ8. Обычно ее называют делителем частоты с переменным коэффициентом деления, однако это не совсем точно. Микросхема содержит счетчик, делящий частоту входного сигнала на 64, элементы совпадения,

позволяющие выделять не совпадающие между собой импульсы — каждый второй, четвертый, восьмой и т. д., и элемент, позволяющий подавать на выход часть или все выделенные импульсы, в результате чего частота выходных импульсов может изменяться от 1/64 до 63/64 частоты входных импульсов.

Цоколевка интегральной микросхемы приведена на рис. 48, пример временно́й диаграммы работы — на рис. 49. Для удобства пояснений из микро-

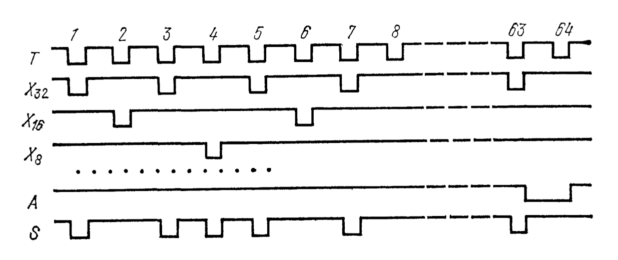


Рис. 49. Временна́я диаграмма работы интегральной микросхемы К155ИЕ8

схемы условно вынесен логический элемент И—НЕ. Интегральная микросхема имеет следующие входы: V — запрет счета, при подаче на который сигнала высокого уровня счет блокируется; R — установка триггеров счетчика в 0, происходит при подаче на него положительного импульса; T — вход тактовых импульсов низкого уровня, переключение триггеров счетчика происходит по спаду входных импульсов. Входы X_1—X_{32} позволяют управлять выдачей выходных импульсов низкого уровня, совпадающих по времени с входными, на выход S. На рис. 49 в качестве примера показано, какие импульсы выделятся на выходе S при подаче 1 на входы X_{32}, X_{16} и X_8. В этих случаях на выходе S выделяется соответственно 32, 16 или 8 равномерно расположенных импульсов. Если же одновременно подать сигналы на несколько входов, например на X_{32} и X_8, то, как показано на диаграмме S, на выходе S выделится 40 расположенных неравномерно импульсов. Вообще, если подать уровни 1 на несколько входов X, общее число импульсов N на выходе S составит: $N=32X_{32}+16X_{16}+8X_8+4X_4+2X_2+X_1$, где X_1—X_{32} соответственно 1 или 0 в зависимости от того, подан или нет уровень логической 1 на соответствующий выход.

На выходе P выделяется импульс низкого уровня, фронт которого совпадает со спадом 63-го тактового импульса, а спад со спадом 64-го. Этот импульс может использоваться при каскадном соединении интегральных микросхем К155ИЕ8.

Вход C — вход стробирования, при подаче на него сигнала высокого уровня выдача импульсов по выходу S прекращается.

На рис. 50 приведена схема соединения двух микросхем К155ИЕ8 в делитель, позволяющий получить на выходе от 1 до 4095 импульсов при подаче на вход $4096=64^2$ импульсов. Число импульсов на выходе подсчитывается по формуле, в которой коэффициенты имеют значение от 2048 до 1. Если требуется соединить больше делителей, их соединение производится аналогично рис. 50, однако выходной элемент И—НЕ, выполняющий функцию ИЛИ—НЕ для отрицательных импульсов, поступающих с выходов S делителей, необходимо взять из отдельной логической интегральной микросхемы серии К155.

В радиолюбительской практике интегральная микросхема К155ИЕ8 может найти применение по крайней мере в двух случаях — в датчике секундных импульсов электронных часов и в электромузыкальных инструментах. В электронных часах микросхему можно использовать следующим образом: частота кварцевого генератора $F_к$ при помощи двух микросхем, включенных по схеме рис. 50, приводится к частоте, близкой к 2^n и лежащей в диапазоне от $F_к$ до $F_к/2$. Затем эта частота делится до 1 Гц при помощи интегральных микросхем К155ИЕ5. Точное значение выходной частоты в 1 Гц устанавлива-

ется с помощью конденсатора, включенного последовательно с кварцевым резонатором.

В электромузыкальном инструменте возможно получение высокостабильного строя от одного генератора, работающего на достаточно высокой частоте. Частота генератора $F_г$, равная нескольким мегагерцам, при помощи 12 пар

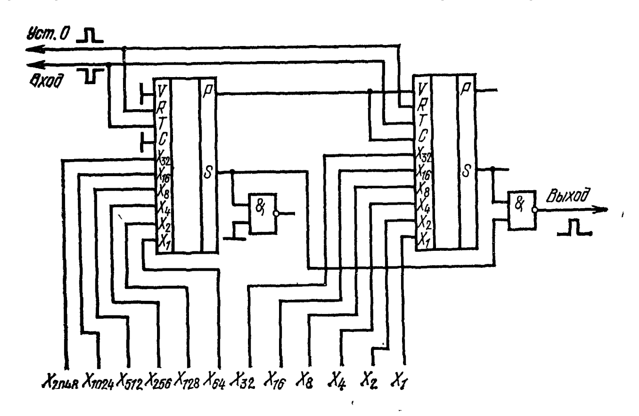


Рис. 50. Соединение двух интегральных микросхем К155ИЕ8

микросхем К155ИЕ8 преобразуется в 12 частот, различающихся в $\sqrt[12]{2}$ раз и находящихся в пределах от $F_г/2$ до $F_г$. Затем каждая из получившихся частот делится на одно и то же число на делителях, состоящих из микросхем К155ИЕ2, К155ИЕ4, К155ИЕ5, до необходимых звуковых частот. Неравномерность частоты на выходах после многократного деления становится ничтожно малой и не обнаружимой на слух. При необходимости инструмент может перестраиваться в широких пределах изменением частоты задающего генератора. Строй его при этом не меняется.

ИНДИКАЦИЯ СОСТОЯНИЙ СЧЕТЧИКОВ

ИНДИКАТОРЫ

Отечественная промышленность выпускает большое количество типов самых разнообразных индикаторов, позволяющих считывать состояние счетчиков. Наибольшее распространение получили газоразрядные цифровые индикаторы, каждый электрод которых представляет собой отдельную цифру, и семисегментные индикаторы, цифры в которых образуются различным сочетанием светящихся сегментов. На рис. 51 показан вид цифр, получаемых на семисегментных индикаторах, на рис. 52 — стандартное обозначение сегментов.

Семисегментные индикаторы бывают вакуумные и полупроводниковые. Вакуумные, в свою очередь, делят на люминесцентные и накальные. Люми-

1234567890

Рис. 51. Цифры, образуемые семисегментными индикаторами

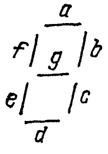


Рис. 52. Буквенные обозначения сегментов индикатора

несцентные индикаторы подобны вакуумным триодам, в которых есть катод (прямого накала), управляющая сетка и семь анодов соответствующей формы, покрытых люминофором и светящихся под действием потока электронов, испускаемых катодом. Накальные индикаторы содержат семь нитей накала, расположенных соответствующим образом и светящихся при пропускании через них тока.

Полупроводниковые семисегментные индикаторы состоят из семи светодиодов, выполненных в виде полосок. Большинство индикаторов имеет также в своем составе восьмой элемент — запятую.

Для нормальной работы газоразрядного индикатора его анод через ограничительный резистор сопротивлением 33—91 кОм подключается к плюсу источника постоянного или пульсирующего напряжения 180—300 В. Катод, соответствующий необходимой цифре, заземляется, а остальные катоды или оставляются свободными, или на них подается напряжение 30—90 В. Относительно небольшой перепад напряжения на катодах, требуемый для управления газоразрядными индикаторами, позволяет использовать для этой цели транзисторы с предельным напряжением коллектор — эмиттер 50—100 В. Сопротивление ограничительного резистора подбирается для получения необходимого анодного тока, среднее значение которого для большинства индикаторов от 1,5 до 3 мА. Применение импульсного напряжения питания позволяет, увеличив ток в импульсе, уменьшить средний ток через лампу, что благоприятно сказывается на сроке ее службы.

Вакуумные люминесцентные индикаторы требуют подачи на нить накала постоянного или переменного напряжения 0,85—1,5 В, постоянного напряжения 20—30 В на сетку и на необходимые для индикации данной цифры аноды. При импульсном питании напряжение на сетке и аноде для сохранения яркости может быть увеличено до 60—70 В. Если на сетке напряжение относительно катода равно нулю, то ни один из анодов индикатора не светится. Возможность управления индикаторами по управляющей сетке и применение импульсного напряжения питания позволяют использовать их в устройствах с динамической индикацией (см. стр. 36—38).

Все нити накальных индикаторов имеют, как правило, один общий вывод. Для получения необходимой цифры на соответствующие выводы такого индикатора необходимо подать относительно общего вывода рабочее напряжение любой полярности. Низкое его значение (3,15—6,3 В) и малые токи нитей накала (до 36 мА) позволяют управлять накальными индикаторами непосредственно с выходов стандартных ТТЛ-микросхем, например, серии К155.

Полупроводниковые индикаторы включают подобно накальным, но для них обязательно соблюдение полярности (индикаторы выпускают как с общим катодом, так и с общим анодом) и ограничение тока при помощи резисторов, включаемых последовательно с каждым диодом. При рабочем токе через сегмент 5—20 мА падение напряжения составляет 1,5—2,5 В. Полупроводниковые индикаторы также могут управляться непосредственно от интегральных микросхем серии К155.

Существуют и другие типы индикаторов, но они не находили столь широкого применения. Рассмотрим способы управления газоразрядными и семисегментными индикаторами.

ДЕШИФРАТОРЫ ДЛЯ ГАЗОРАЗРЯДНЫХ ИНДИКАТОРОВ

Дешифраторы для газоразрядных индикаторов можно строить как на дискретных элементах, так и на интегральных микросхемах. На рис. 53 приведена схема дешифратора, предназначенного для работы со счетчиком, собранным по схеме рис. 2, и практически любым газоразрядным индикатором. Входы дешифратора, обозначенные буквами A—D, $\bar{A}$—$\bar{D}$, подключают к соответствующим выходам декады, а выходы *0—9* — к катодам индикатора. Анод индикатора, как уже указывалось, через резистор соединяют с источником питания.

Рассмотрим, как происходит дешифрация состояний, например состояния 0. Все триггеры находятся в состоянии 0 и на их выходах A—D низкие уровни, на выходах $\bar{A}$—$\bar{D}$ высокие. В результате диоды $Д_{12}$, $Д_{13}$ закрываются, высокий

уровень с выхода $\bar{D}$ через резистор R_{27} поступает на базы ключевых транзисторов T_9 и T_{10}. Открывается тот транзистор, напряжение эмиттера которого ниже, т. е. T_9, и зажигается цифра 0 индикатора. Высокий уровень с выхода $\bar{C}$ поступает также на базы T_{11} и T_{12}, но не открывает их, так как их базы

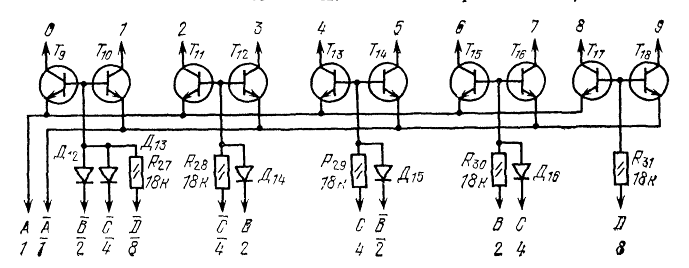


Рис. 53. Дешифратор для транзисторной декады в коде 1-2-4-8

шунтируются диодом $Д_{14}$. В эмиттерную цепь транзистора T_2 декады (рис. 2) включен диод $Д_{11}$, обеспечивающий повышенный уровень напряжения на эмиттерах ключевых транзисторов и их надежное закрывание.

Такой же дешифратор можно собрать на диодно-транзисторных сборках К217НК1 (рис. 54). В состав дешифратора введены два диода интегральной микросхемы $ИМС_1$, что позволяет обойтись без повышения выходных уровней первого триггера. Этот дешифратор можно подключать к любому счетчику, работающему в коде 1-2-4-8.

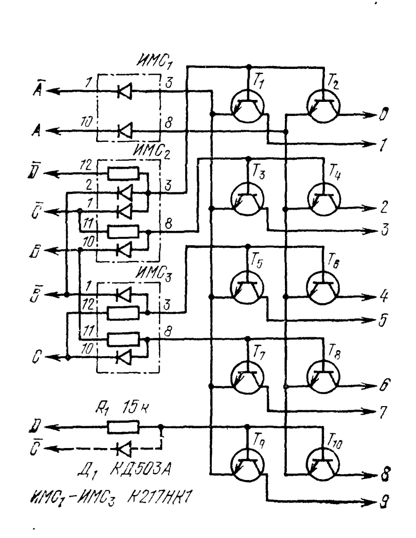


Рис. 54. Дешифратор на основе диодно-транзисторных сборок

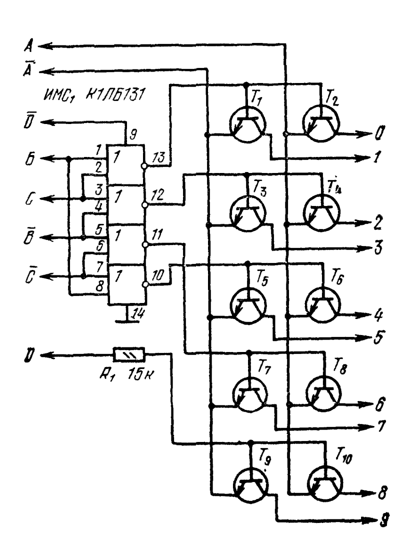


Рис. 55. Дешифратор на интегральной микросхеме К1ЛБ131

Использование логических интегральных микросхем позволяет заметно упростить индикацию состояния счетчика. На рис. 55 приведена схема дешифратора для счетчиков, работающих в коде 1-2-4-8. В дешифраторе используется микросхема типа К1ЛБ131, представляющая собой четыре двухвходовых элемента ИЛИ—НЕ в одном корпусе.

Так как для дешифрации состояний 0 и 1 необходим трехвходовый элемент, в качестве третьего входа используют вывод питания микросхемы. Высокий уровень на выходе *13* первого элемента микросхемы, открывающий T_1 или T_2, формируется при низком уровне одновременно на входах *1* и *2* и при высоком на выводе *9* питания микросхемы. Если хотя бы одно из этих условий не выполняется, T_1 и T_2 закрыты. Аналогично работают и остальные элементы микросхемы. Микросхема К1ЛБ131 может быть заменена на К114ЛП1Б, К115ЛЕ1.

Подобный дешифратор может быть собран и на интегральной микросхеме И—НЕ, например К155ЛА3, К133ЛА3 (рис. 56). Низкий уровень напряжения на выходе *3* микросхемы, открывающий T_1 или T_2, формируется при наличии на

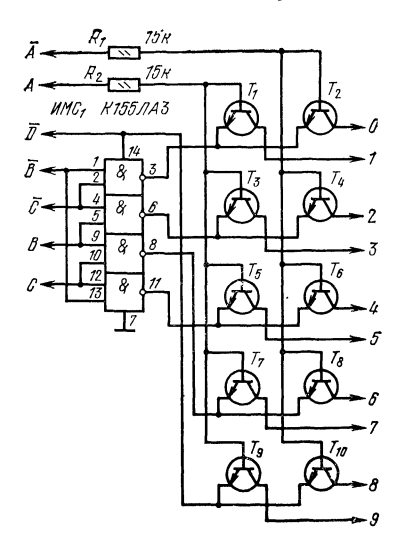


Рис. 56. Дешифратор на интегральной микросхеме К155ЛА3

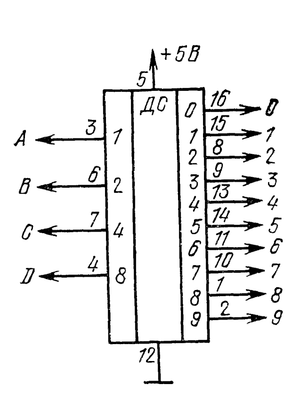


Рис. 57. Включение интегральной микросхемы К155ИД1

входах *1* и *2* и на выводе питания *14* высокого уровня. Если хотя бы на одном из входов *1* или *2* низкий уровень, а на выходе *3* высокий, то T_1 и T_2 закрыты. Если низкий уровень на выводе питания *14*, все транзисторы интегральной микросхемы закрыты, цепи эмиттеров T_1—T_8 разомкнуты, они также закрыты. Включен один из транзисторов T_9 или T_{10}, какой — определяется состоянием первого триггера счетчика.

Очень удобны для индикации состояния счетчиков интегральные дешифраторы К155ИД1. Микросхема К155ИД1 имеет четыре входа, подключаемые к выходам триггеров счетчика, и десять выходов, соединяемых непосредственно с катодами индикаторной лампы (рис. 57). Ее недостатком является необходимость обязательного использования кода 1-2-4-8.

Дешифратор по схеме рис. 54 можно легко приспособить для индикации невесового кода декады (см. рис. 9,*а*), для этого достаточно ввести диод, показанный на рис. 54 штриховыми линиями. Интегральную микросхему К155ИД1 можно подключить к этой декаде по схеме рис. 58.

Для индикации состояний декад (см. рис. 9,*б* и 11) можно собрать дешифраторы, аналогичные дешифратору по схеме рис. 54, однако к каждой паре баз транзисторов нужно подключить по одному диоду и одному резистору. Входы получившихся таким образом элементов И подключают к выходам декады (см. рис. 9,*б*) в следующем порядке: диод и резистор от первой пары транзисторов, зажигающих цифры 0 и 1, к выходам $\bar{B}$ и $\bar{D}$, от второй к B и $\bar{C}$, от третьей к B и C, от четвертой к D и C, от пятой к D и $\bar{C}$, а декады на рис. 11 соответственно к $\bar{B}$ и $\bar{D}$, B и $\bar{C}$, C и $\bar{D}$, B и $\bar{D}$, $\bar{B}$ и D.

К какому из указанных выходов декады подключать диод, а к какому резистор, безразлично, однако желательно, чтобы к любому выходу декады был подключен лишь один резистор.

Можно построить дешифратор и на интегральных микросхемах К1ЛБ553. Для этого входы пяти двухвходовых элементов И—НЕ следует подключить, как это указано выше, для диодно-резисторных схем И выходы — к парам эмиттеров ключевых транзисторов, включенных, как показано на рис. 56. Питание на интегральные микросхемы подается постоянно.

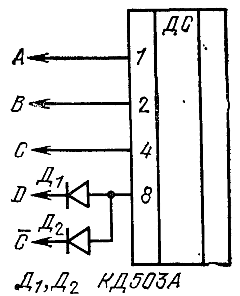


Рис. 58. Подключение интегральной микросхемы К155ИД1 к декаде, приведенной на рис. 9,*а*

Существенно проще подключение ключевых транзисторов к декадам, построенным на основе сдвигающих регистров. На рис. 59 приведена схема дешифратора для декад по схемам рис. 4 и 13, на рис. 60 — для декад по схемам рис. 14.

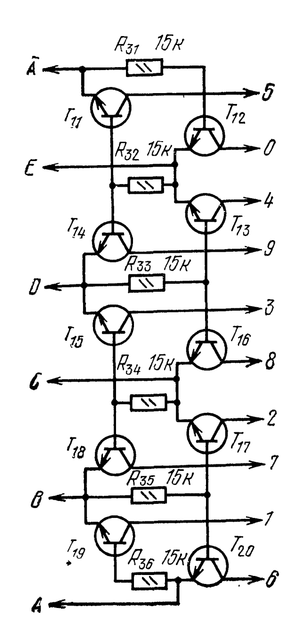


Рис. 59. Дешифратор для декады на основе сдвигающего регистра

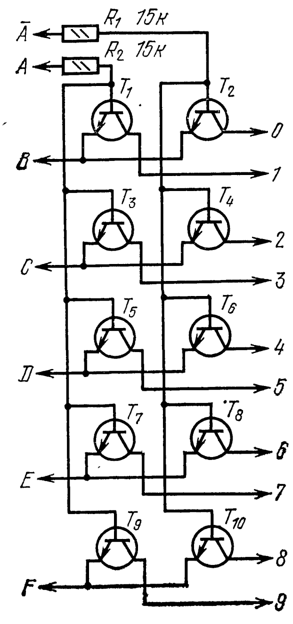


Рис. 60. Дешифратор для декады на сдвоенных триггерах

Дешифраторы для делителей на 6 строят подобно описанным выше. В качестве примера на рис. 61 приведена схема дешифратора для делителя, собранного по схеме на рис. 16. Установка в дешифратор диода, подключение кото-

рого показано штриховой линией, позволяет применить этот дешифратор и для делителя на рис. 18. К делителям по схемам на рис. 20 ключевые транзисторы подключают в соответствии с схемой на рис. 59 и 60, но количество их соответственно уменьшается.

На рис. 62 приведена схема дешифратора счетчика десятков часов (см. рис. 21).

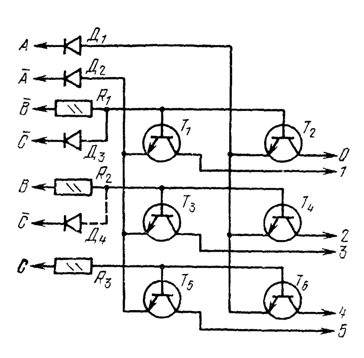


Рис. 61. Дешифратор для делителя на 6

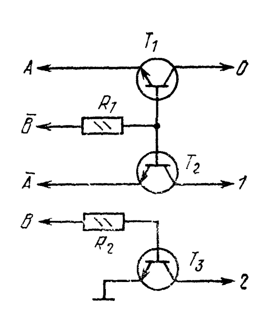


Рис. 62. Дешифратор счетчика десятков часов

При использовании интегральной микросхемы К155ИЕ4 как делителя на 6 возможно подключение к нему дешифратора К155ИД1, однако из-за различия кодов порядок подключения выводов нестандартен (рис. 63). При использовании интегральной микросхемы К155ИЕ4 в качестве делителя на 10 (см. рис. 36 и 37) также возможна дешифрация ее состояний при помощи интегральной микросхемы К155ИД1, однако ее включение тоже нестандартно (рис. 64).

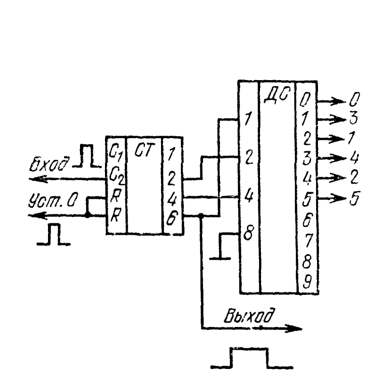


Рис. 63. Подключение интегральной микросхемы К155ИД1 к делителю на 6

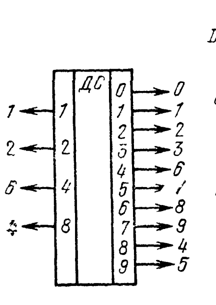


Рис. 64. Подключение интегральной микросхемы К155ИД1 к декаде в коде 1-2-4-6

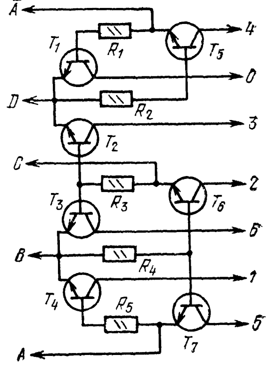


Рис. 65. Дешифратор делителя на 7

Дешифратор для делителя на 7 (см. рис. 22) строится так же, как и для декады на основе сдвигающего регистра (рис. 65). Для интегральной микросхемы К155ИЕ2, работающей в режиме деления на 7 (см. рис. 31), можно ис-

пользовать любой дешифратор кода 1-2-4-8, в том числе и микросхему К155ИД1, однако следует помнить, что после шестого импульса выходной код соответствует цифре 9 и будет светиться тот катод газоразрядного индикатора, который подключен к выходу *9* дешифратора (т. е. выводу *2* микросхемы К155ИД1, соответствующему индикации цифры 9).

ПРЕОБРАЗОВАТЕЛИ КОДА ДЛЯ СЕМИСЕГМЕНТНЫХ ИНДИКАТОРОВ

Преобразователи кода для семисегментных индикаторов существенно сложнее дешифраторов, описанных выше. Введение нового термина (преобразователь кода) объясняется тем, что под дешифраторами подразумевается устройство, в котором каждому разрешенному сочетанию входных сигналов соответствует появление сигналов только на одном выходе. Для преобразователей кода характерно, что для каждого сочетания входных сигналов выходной сигнал появляется сразу на нескольких выходах в соответствии с требуемым законом функционирования.

Для индикации цифр на семисегментном индикаторе (см. рис. 51, 52) сегменты должны зажигаться в определенном порядке, указанном в табл. 3. Нетрудно видеть, что почти все сегменты в большем числе случаев зажжены, в меньшем — погашены. Это обусловливает принцип построения дешифраторов для семисегментных индикаторов — их проектируют на гашение нормально горящих сегментов.

Таблица 3

Индицируемая цифра	Включенные сегменты индикатора							Индицируемая цифра	Включенные сегменты индикатора						
	a	*b*	*c*	*d*	*e*	*f*	*g*		*a*	*b*	*c*	*d*	*e*	*f*	*g*
0	+	+	+	+	+	+		5	+		+	+		+	+
1		+	+					6	+		+	+	+	+	+
2	+	+		+	+		+	7	+	+	+				
3	+	+	+	+			+	8	+	+	+	+	+	+	+
4		+	+			+	+	9	+	+	+	+		+	+

На рис. 66 приведена схема преобразователя кода декады на основе сдвигающего регистра (см. рис. 4 и 13) в код семисегментного индикатора. Преобразователь собран в две ступени: вначале происходит дешифрация состояний

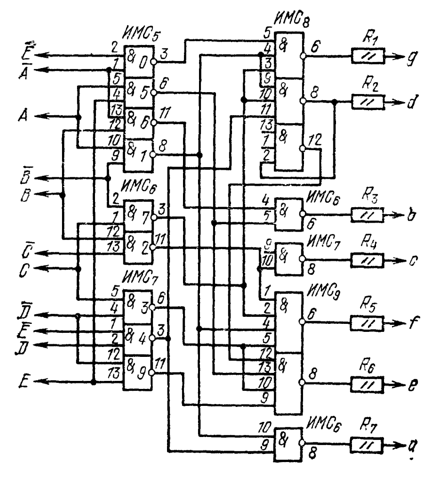


Рис. 66. Преобразователь кода декады на основе сдвигающего регистра в код семисегментного индикатора

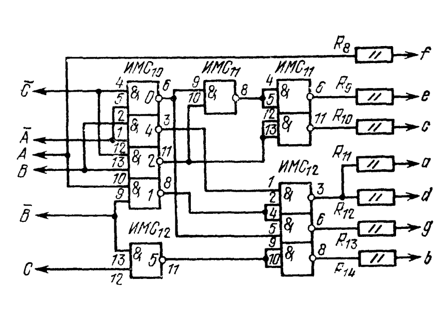


Рис. 67. Преобразователь кода делителя на 6

декады, затем — формирование необходимого кода. Дешифрация состояний декады осуществляется двухвходовыми логическими элементами И—НЕ, входящими в состав интегральных микросхем $ИМС_5$—$ИМС_7$. На рис. 66 на каждом из элементов первой ступени указано, в каком из состояний декады на двух его входах одновременно появляется уровень логической 1 и на выходе низкий уровень, соответствующий логическому 0.

Для управления сегментами индикатора служит шифратор, собранный на двух-, трех- и четырехвходовых логических элементах, входящих в состав интегральных микросхем $ИМС_6$—$ИМС_9$. Выходы элементов шифратора через токоограничительные резисторы R_1—R_7 подключены к катодам соответствующих сегментов светодиодного индикатора. Общий анод индикатора подключен к источнику питания +5 В.

Для иллюстрации работы шифратора рассмотрим управление сегментом *f* индикатора. Катод этого сегмента через резистор R_5 подключен к выходу четырехвходового логического элемента И—НЕ ($ИМС_9$, выход *6*). Если на всех входах элемента высокий уровень, то на выходе низкий — и сегмент зажжен. Если хотя бы на одном из входов низкий уровень, то на выходе высокий — сегмент погашен. Это происходит, если низкий уровень присутствует на выходе *11* (индицируется цифра 2) или *3* $ИМС_6$ (цифра 7), или на выходе *8* $ИМС_5$ (цифра 1), или на выходе *6* $ИМС_7$ (цифра 3). Остальные сегменты управляются аналогично, исключение составляет сегмент *e* — он гасится при состояниях счетчика 3, 5, 9 и, кроме того, за счет подключения входа *12* $ИМС_9$ через инвертор (выход *12* $ИМС_8$) к выходу *8* $ИМС_8$ при состояниях 1, 4, 7.

На рис. 67 приведена схема преобразователя кода для делителя на 6, построенного на основе сдвигающего регистра (см. рис. 20,*а* и *б*). Шифратор и дешифратор преобразователя построены аналогично, однако управление сегментом *e* производится на зажигание, т. е. он зажигается (а не гасится, как в предыдущих случаях) при появлении на входах *9* и *10* $ИМС_{11}$ логического 0, соответствующих индикации цифр 0 и 2. Сегмент *f* подключен непосредственно к выходу *A* делителя и зажигается при индикации цифр 0, 4, 5.

Преобразователь кода, схема которого приведена на рис. 68, позволяет индицировать состояние 0, 1, 2 счетчика десятков часов, собранного по схеме на рис. 21.

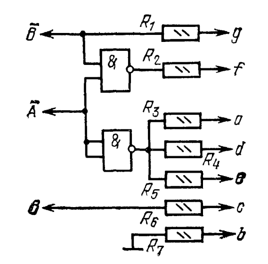


Рис. 68. Преобразователь кода счетчика десятков часов

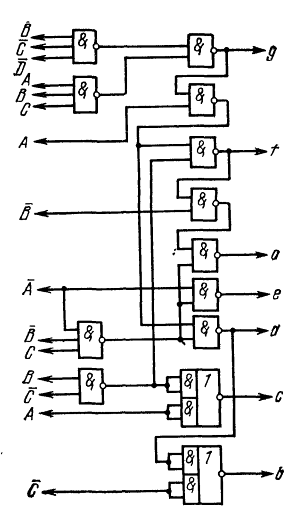


Рис. 69. Преобразователь для индикаторов с общим анодом →

Отказ от двухступенчатого преобразования (дешифратор — шифратор) позволяет упростить преобразователи. На рис. 69 приведена схема преобразователя кода 1-2-4-8 для полупроводниковых семисегментных индикаторов с общим анодом, а на рис. 70 — две схемы для индикаторов с общим катодом (токоограничительные резисторы не показаны). Преобразователь по схеме на рис. 70,*а* выполнен с использованием элементов И—ИЛИ—НЕ, по схеме рис. 70,*б* —

только на элементах И—НЕ. Интересно отметить, что эти три преобразователя пригодны и для невесового кода счетчика по схеме рис. 9,*а*.

Промышленностью выпускаются преобразователи кода 1-2-4-8 для семисегментных индикаторов в виде одной интегральной микросхемы: К514ИД1 предназначена для индикаторов с общим катодом, К514ИД2 — для индикаторов с общим анодом. Интегральные микросхемы К514ИД2 подключают к индикаторам через токоограничительные резисторы, К514ИД1 содержат такие резисторы внутри микросхемы. Цоколевка микросхем приведена на рис. 71. Эти микросхемы могут быть использованы для преобразования невесового кода счетчика (см. рис. 9,*а*), если их включить в соответствии со схемой на рис. 58. Вход *S* микросхем может служить для гашения индицируемого знака, если на него подавать низкий уровень. Для нормальной работы преобразователя на вход *S* следует подать высокий уровень.

Рис. 70. Преобразователи для индикаторов с общим катодом

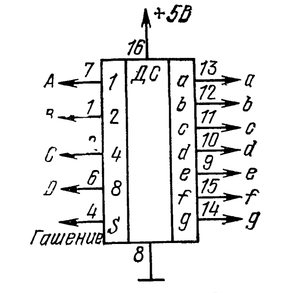


Рис. 71. Цоколевка интегральных микросхем К514ИД1 и К514ИД2

Преобразователи для полупроводниковых индикаторов с общим анодом можно использовать и для вакуумных семисегментных индикаторов. Накальные индикаторы включают подобно полупроводниковым, но без ограничительных резисторов. Общий вывод таких индикаторов подключают к плюсу источника напряжения, соответствующего их рабочему напряжению питания.

Вакуумные люминесцентные индикаторы подключают при помощи семи высоковольтных ключевых кремниевых транзисторов структуры *p-n-p* (рис. 72,*а*). Транзистор T_8, управляющий зажиганием индикатора по управляющей сетке,

необходим при динамической индикации. Возможно также применение ключевых, но менее дефицитных транзисторов структуры *n-p-n* (рис. 72,*б*), однако они потребляют бóльшую мощность от источника питания.

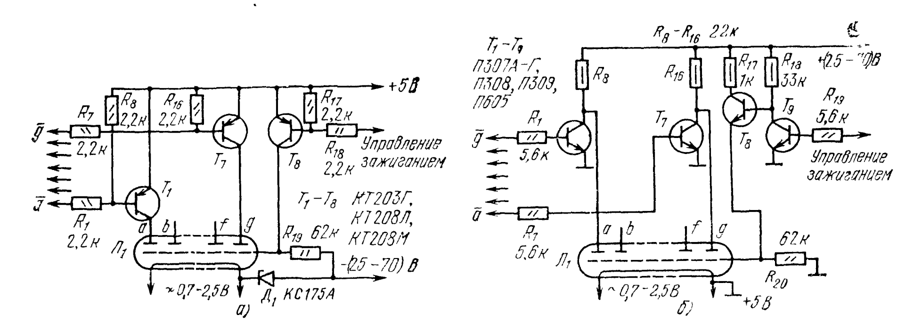


Рис. 72. Подключение люминесцентных индикаторов к преобразователю кода

ДИНАМИЧЕСКАЯ ИНДИКАЦИЯ В ЦИФРОВЫХ ПРИБОРАХ

Описанные выше дешифраторы, и особенно преобразователи кода, достаточно сложны, поэтому в современных многоразрядных цифровых приборах для индикации показаний используют динамический принцип, позволяющий значительно сократить состав оборудования, управляющего цифровыми индикаторами, и проводников, соединяющих элементы управления и индикаторы. Практически используют два метода динамической индикации, которые мы рассмотрим на примере индикации на цифровых газоразрядных лампах.

Структурная схема, соответствующая реализации первого метода, приведена на рис. 73. Генератор импульсов *Г* работает на частоте 1—10 кГц. Его выходные импульсы поступают на счетчик *СТ10* с коэффициентом пересчета 10 и с него на дешифратор *ДС*, на выходах которого поочередно появляется низкий уровень, поступающий на соответствующие катоды всех ламп $Л_1$—$Л_N$. Выходные сигналы счетчика, кроме того, поступают на блоки сравнения $БС_1$—$БС_N$, на которые также поступают сигналы от источника индицируемых сигналов, например от счетчика.

В момент, когда код цифры, поступающий со счетчика, совпадает с кодом какой-либо из цифр, поступающим от источника сигнала, на выходе соответствующего блока сравнения появляется сигнал. Этот сигнал усиливается одним из усилителей-формирователей $У_1$—$У_N$ и в виде импульса положительной полярности прикладывается к аноду соответствующей лампы, в результате чего загорается необходимая цифра.

Таким образом, за десять периодов работы генератора загорятся все лампы $Л_1$—$Л_N$. Если во всех лампах индицируется одна и та же цифра, то все они загорятся одновременно, что сильно нагрузит дешифратор. Этот недостаток первого метода динамической индикации ограничивает его применение.

Схема, иллюстрирующая второй метод динамической индикации, приведена на рис. 74. Здесь также используется генератор *Г*, работающий на частоте 1—10 кГц. Счетчик *СТ* имеет коэффициент пересчета, равный числу индицируемых знаков, его выходы управляют четырьмя мультиплексерами $ИМС_1$—$ИМС_4$ (на рис. 74 $ИМС_2$ и $ИМС_3$ не показаны), поочередно подключающими выходы всех разрядов входного кода к дешифратору *ДС10*. Одновременно выходные сигналы со счетчика подаются на входы дешифратора *ДСN*, выходные сигналы которого через усилители-формирователи $У_1$—$У_N$ в виде положительных импульсов поочередно прикладываются к анодам ламп $Л_1$—$Л_N$. На катоды ламп подается сигнал с выхода дешифратора *ДС10*, в результате в лампах поочередно зажигаются необходимые цифры. При данном методе динамической индикации в каждый момент времени горит лишь одна цифра, что значительно облегчает режим работы дешифратора *ДС10* по сравнению с первым методом индикации.

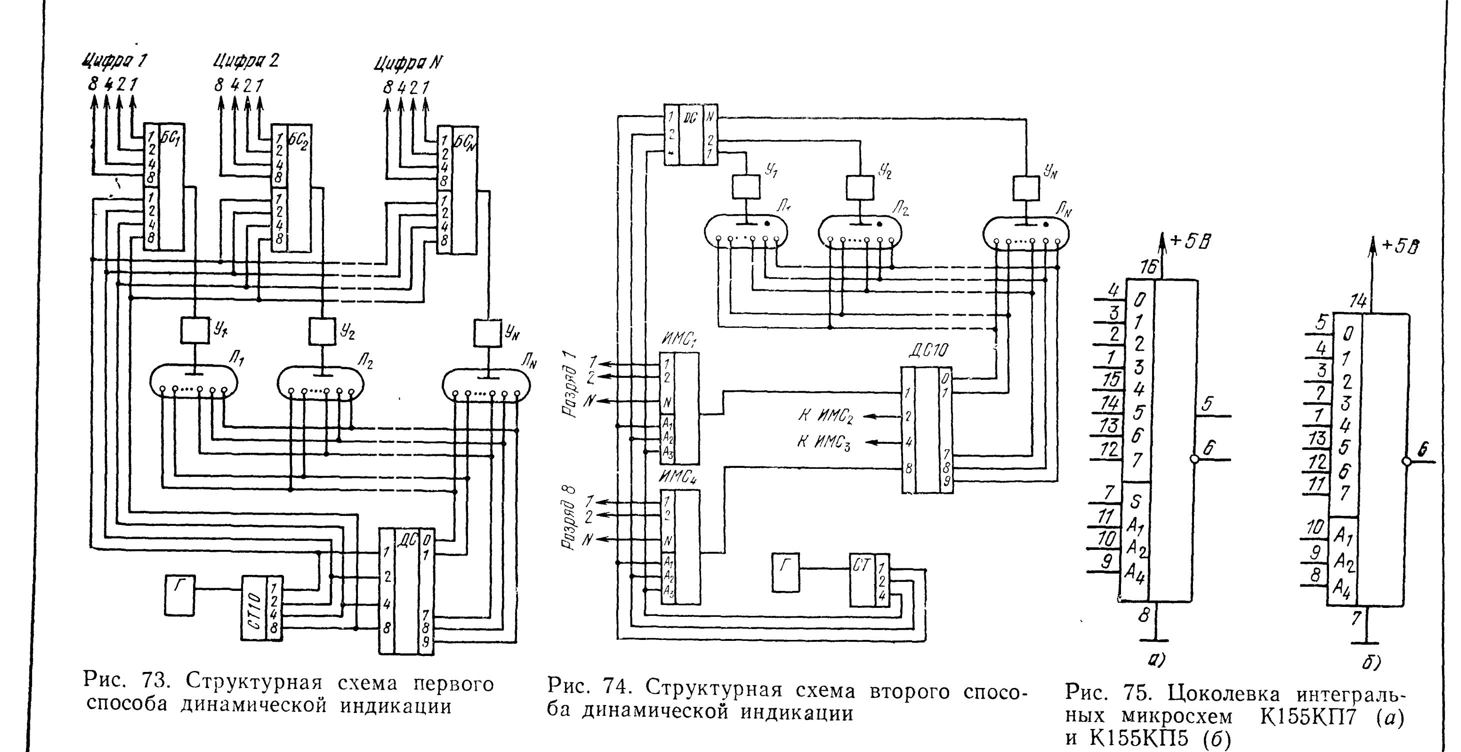


Рис. 73. Структурная схема первого способа динамической индикации

Рис. 74. Структурная схема второго способа динамической индикации

Рис. 75. Цоколевка интегральных микросхем К155КП7 (а) и К155КП5 (б)

Рассмотрим более подробно работу интегральных микросхем К155КП7 и К155КП5, выполняющих функцию мультиплексеров. Микросхема К155КП7 (рис. 75,*а*) имеет 12 входов и 2 выхода. При подаче на входы A_1, A_2, A_4 трехразрядного двоичного кода 1-2-4 мультиплексер подключает к прямому выходу (выводу *5*) сигнал с того из восьми входов *0—7*, номер которого соответствует десятичному эквиваленту трехразрядного кода. Например, при подаче на входы A_1 и A_2 логического 0, а на вход A_4 логической 1 на прямом выходе (вывод *5*) появится сигнал со входа *4* (вывод *15*), а на инверсном выходе (вывод *6*) — его инверсия. Так работает микросхема К155КП7 при подаче на вход стробирования *S* логического 0. Если же на вход *S* подать логическую 1, на выводе *5* будет логический 0 независимо от состояния других входов (на выводе *6* соответственно логическая 1). Микросхема К155КП5 (рис. 75,*б*) имеет лишь инверсный выход и не имеет входа стробирования.

Мультиплексеры $ИМС_1$—$ИМС_4$ могут быть заменены четырьмя сдвигающими регистрами, замкнутыми в кольца. Число разрядов сдвигающих регистров должно соответствовать числу индицируемых цифр. Информация из источника кода (счетчика) переписывается в сдвигающие регистры в момент окончания счета, после чего сдвигается тактовыми импульсами, поступающими с генератора. Сигнал с последних разрядов регистров поступает на входы дешифратора *ДС10,* в результате (как и при применении мультиплексеров) поочередно зажигаются необходимые цифры в индикаторах. Применение сдвигающих регистров позволяет отказаться от включения на выходе источников кода выходных регистров памяти, необходимых для исключения индикации процесса счета.

При отсутствии мультиплексеров для поочередного подключения выходов источников кода к входам дешифратора нередко используют многовходные элементы И—ИЛИ, управляемые от сдвигающего регистра, в котором циркулирует единица в одном разряде, или от счетчика с дешифратором.

Наибольший выигрыш динамический принцип дает при применении семисегментных индикаторов. Для них десятичные дешифраторы (см. рис. 73 и 74) заменяют соответствующими преобразователями кодов, а анодные формирователи — ключевыми транзисторами. Для вакуумных люминесцентных индикаторов вместо анодных формирователей применяют транзисторы, управляющие зажиганием ламп по управляющей сетке.

Динамическая индикация дает выигрыш в количестве используемого оборудования при числе знаков, превышающем 3—6, причем эта граница зависит от степени интеграции используемых интегральных микросхем и от вида используемых индикаторов.

КОНСТРУКЦИИ ЦИФРОВЫХ УСТРОЙСТВ

ТРАНЗИСТОРНЫЕ ДЕКАДЫ

Описанные выше декады и дешифраторы содержат довольно много деталей и собирать их имеет смысл только на печатных платах. Использование малогабаритных деталей позволяет сделать печатные платы достаточно малых размеров. Так, например, на печатной плате размером 80×80 мм можно собрать декаду по схеме на рис. 2 с дешифратором (рис. 76), по рис. 53 или две аналогичные декады без дешифратора (рис. 77).

При использовании транзисторов КТ306А и других деталей, указанных на схемах, предельная частота работы декады 3 МГц. Диоды КД509А дешифратора могут быть заменены на КД503А—Б, транзисторы КТ306А на КТ316 с любыми буквенными индексами. При применении транзисторов КТ315 предельная частота декады снижается до 300 кГц, емкости конденсаторов при такой замене следует увеличить до 240 пФ. В этом случае можно использовать любые маломощные германиевые или кремниевые диоды, диод $Д_{11}$ обязательно кремниевый.

Если требуется частота работы декады не выше 100 кГц, то номиналы деталей можно выбрать в соответствии с рис. 78. Это позволит уменьшить потребляемую декадой мощность. Диод $Д_{11}$ здесь не показан, но он необходим, если декада используется с дешифратором по схеме на рис. 53.

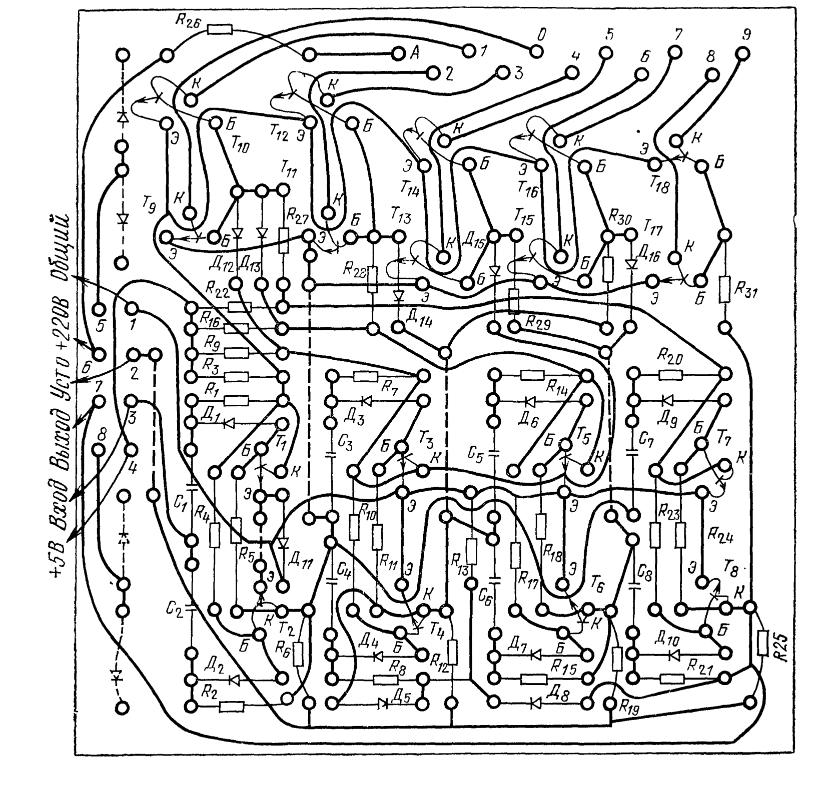


Рис. 76. Печатная плата декады с дешифратором

При необходимости можно собрать счетчик с отличным от $N=10$ коэффициентом пересчета. В табл. 4 указаны номера триггеров по рис. 2, которые требуются в этом случае, и указания о том, к каким выходам триггеров необходимо подключать через диоды и резисторы дешифратора базы ключевых транзисторов. К базе каждого из них должен быть подсоединен только один резистор. Следует также иметь в виду, что к каждому выходу триггеров можно подключить не более одного резистора дешифратора.

Таблица 4

<table>
<tr><th rowspan="2">Коэффициент пересчета</th><th rowspan="2">Номера требуемых триггеров по рис. 2</th><th colspan="10">Ключевые транзисторы</th><th rowspan="2">Выход счетчика</th></tr>
<tr><th>T_9</th><th>T_{10}</th><th>T_{11}</th><th>T_{12}</th><th>T_{13}</th><th>T_{14}</th><th>T_{15}</th><th>T_{16}</th><th>T_{17}</th><th>T_{18}</th></tr>
<tr><td>2</td><td>1</td><td>$\bar{A}$</td><td>A</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>A</td></tr>
<tr><td>3</td><td>2, 4</td><td>$\bar{B}\bar{D}$</td><td>$B\bar{D}$</td><td>D</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>D</td></tr>
<tr><td>4</td><td>1, 2</td><td colspan="2">$\bar{B}$</td><td colspan="2">B</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>B</td></tr>
<tr><td>5</td><td>2, 3, 4</td><td>$\bar{B}\bar{C}\bar{D}$</td><td>$\bar{C}B$</td><td>$C\bar{B}$</td><td>BC</td><td>D</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>D</td></tr>
<tr><td>6</td><td>1, 2, 4</td><td colspan="2">$\bar{B}\bar{D}$</td><td colspan="2">$B\bar{D}$</td><td colspan="2">D</td><td>—</td><td>—</td><td>—</td><td>—</td><td>D</td></tr>
<tr><td>8</td><td>1, 2, 3</td><td colspan="2">$\bar{B}\bar{C}$</td><td colspan="2">$\bar{C}B$</td><td colspan="2">$C\bar{B}$</td><td colspan="2">BC</td><td>—</td><td>—</td><td>C</td></tr>
<tr><td>10</td><td>1, 2, 3, 4</td><td colspan="2">$\bar{B}\bar{C}\bar{D}$</td><td colspan="2">$\bar{C}B$</td><td colspan="2">$C\bar{B}$</td><td colspan="2">BC</td><td colspan="2">D</td><td>D</td></tr>
</table>

При сборке счетчиков с коэффициентом пересчета $N=4$ или $N=8$ диод $Д_5$ заменяют перемычкой, резистор R_{13} и диод $Д_8$ исключают. При $N=3$ или $N=5$ эмиттеры всех ключевых транзисторов, соединенные вместе, подключают к общему проводу через кремниевый диод (на схеме рис. 1 его роль выполняет $Д_{11}$), при $N=2$ диод $Д_{11}$ исключают, а эмиттеры T_9 и T_{10} подключают не-

Вход 2 Общий Уст. 0 Вход 1
Выход 2 Выход 1
+5 В

Рис. 77. Печатная плата двух декад

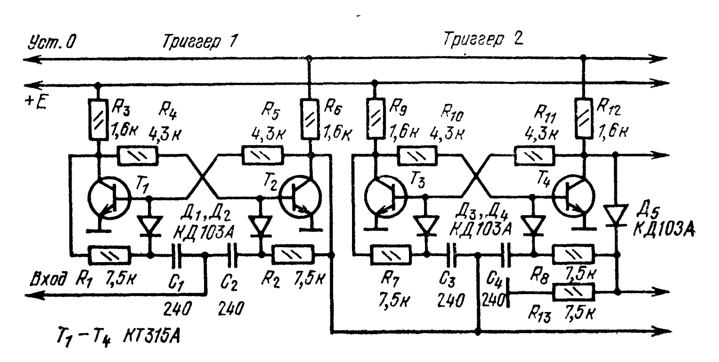


Рис. 78. Схема декады 100 кГц

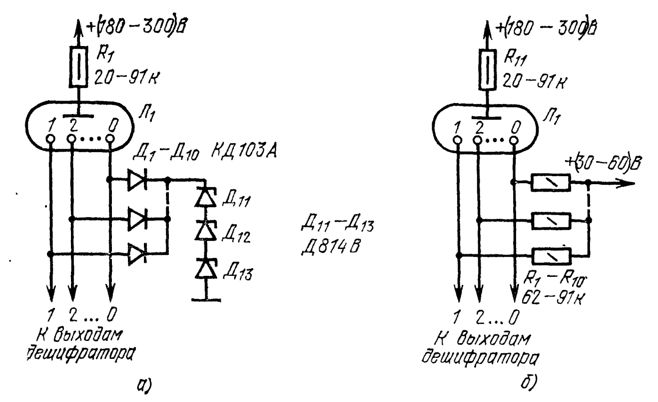


Рис. 79. Схема использования низковольтных ключевых транзисторов

Рис. 80. Печатная плата декады на основе сдвигающего регистра

посредственно к общему проводу. При $N=4$, 6, 8, 10 эмиттеры T_9-T_{18} подключают так, как показано на рис. 1.

Декаду подсоединяют к прибору, в котором ее используют, при помощи малогабаритного восьмиконтактного разъема. Штырьковую часть разъема впаивают в печатную плату. Рядом с разъемом на плате могут быть установлены диоды (показано на рис. 76 штриховой линией), из которых можно образовать элементы совпадения, например, для получения коэффициента пересчета 24 в электронных часах или для других целей.

В декаде могут быть использованы практически любые газоразрядные лампы. Резистор R_{26} подбирают из условия обеспечения необходимого анодного тока, например для лампы ИН8-2 и однополупериодного выпрямителя эффективного напряжения 220 В его сопротивление составляет 33—47 кОм.

В дешифраторе декады и других вышеописанных дешифраторах возможно применение транзисторов КТ601А, КТ605, П307 с любыми буквенными индексами, П308, П309, транзисторных сборок К1НТ661А.

Можно использовать и относительно низковольтные транзисторы КТ315, КТ301 и др., но в этом случае необходимо ограничить напряжение на их коллекторах по одному из приведенных на рис. 79 способов. Цепочка стабилитронов или дополнительный источник питания должны быть рассчитаны на напряжение 60 В для транзисторов КТ315И и на 30 В для других типов транзисторов. Диоды на рис. 79 — любые кремниевые на рабочее напряжение не ниже указанного.

При использовании низковольтных транзисторов наблюдается небольшая подсветка неиндицируемых цифр, не мешающая работе декады.

На рис. 80 приведен чертеж печатной платы декады на основе сдвигающего регистра (на рис. 4) с дешифратором по схеме на рис. 59. При указанных на схемах номиналах деталей предельная частота декады около 100 кГц. Все сделанные выше замечания по выбору элементов и напряжения питания справедливы и для этой декады.

ДЕКАДЫ НА ИНТЕГРАЛЬНЫХ МИКРОСХЕМАХ

Цифровые устройства на интегральных микросхемах можно собирать практически лишь на двусторонних печатных платах. При разработке таких печатных плат в любительских условиях следует иметь в виду, что вертикально расположенные выводы интегральных микросхем (например, серии К155, но не К217) можно подпаивать к контактным площадкам как на лицевой или обратной стороне платы, так и к обеим сторонам сразу. То же относится и к выводам других навесных элементов, кроме транзисторов и интегральных микросхем с планарными выводами (например, серии К133).

При установке интегральных микросхем с планарными выводами на платы часть их выводов загибают, вставляют в отверстия и распаивают к круглым контактным площадкам на обратной стороне платы, остальные выводы припаивают к прямоугольным площадкам на лицевой стороне. Рисунок проводников следует разрабатывать так, чтобы соседние выводы микросхемы одновременно не выводились на обратную сторону, так как практически трудно просверлить отверстия с расстоянием между ними 1,25 мм (шаг выводов). Наиболее целесообразно чередовать подключение выводов интегральной микросхемы к лицевой и обратной стороне платы — это облегчает ее изготовление.

Изготовление печатной платы следует начать с разметки платы с обеих сторон (или только с лицевой стороны, если плата несложная) сеткой с шагом 2,5 мм. Именно по такой сетке разработаны все печатные платы, приведенные здесь. Затем в необходимых местах сверлят отверстия диаметром 0,7—0,8 мм, плату обезжиривают и на нее наносят рисунок проводников нитрокраской или цапонлаком при помощи стеклянного рейсфедера. После высыхания рисунка плату ретушируют, травят в растворе хлорного железа, моют и очищают от краски. Эти этапы практически не отличаются от этапов изготовления односторонних печатных плат. Затем контактные площадки в местах подпайки выводов интегральной микросхемы и других навесных элементов, а также в местах перехода со стороны на сторону залуживают. Можно залуживать все проводники, но платы в этом случае выглядят несколько аляповатыми.

В местах перехода со стороны на сторону вклепывают заклепки из отрезков луженой медной проволоки, которые тщательно пропаивают. Плату промывают в спирте, покрывают раствором канифоли в спирте и просушивают. Если используемые микросхемы имеют металлические основания корпусов, то в местах их установки на печатные проводники тем же раствором канифоли подклеивают бумажные прокладки.

При разработке печатных плат нередко возникает вопрос: что делать с неиспользуемыми входами логических микросхем и триггеров? Возможно несколько вариантов. Во-первых, неиспользуемые входы ТТЛ-микросхем можно никуда не подключать, т. е. подпаивать к контактной площадке минимального размера, от которой (это очень важно) не идет никаких проводников. При таком варианте несколько уменьшается быстродействие интегральных микросхем. Во-вторых, можно подключать неиспользуемые входы к используемым того же элемента, но это несколько увеличивает нагрузку (в основном емкостную) для схемы — источника сигнала, что также снижает быстродействие. Неиспользуемые входы *J*-триггеров можно подключать к инверсным выходам тем же триггеров, а входы К-триггеров к прямым. Это очень удобно, так как указанные выводы триггеров обычно расположены рядом. Наконец, можно объединять неиспользуемые входы интегральных микросхем и подключать их к источнику питания +5 В через резистор сопротивлением 1 кОм (до 20 входов к одному резистору). Этот способ не снижает быстродействия микросхем.

Недопустимо подключать ко входу интегральной микросхемы проводник, который во время работы может оказаться никуда более не подключенным, например при управлении от кнопки или переключателя. Такие проводники обязательно следует подключать к источнику +5 В через резистор сопротивлением 1—10 кОм.

На печатных платах с использованием ТТЛ-микросхем необходимо установить блокировочные конденсаторы между цепью +5 В и общим проводом. Один-два конденсатора емкостью 33—47 нФ на каждые пять интегральных микросхем. Конденсаторы следует располагать на плате по возможности равномерно.

Для примера на рис. 81 приведен чертеж печатной платы для декады на основе сдвигающего регистра на JK-триггерах (см. рис. 13,*а*) в планарных корпусах с дешифратором по схеме на рис. 59. Печатная плата показана с двух сторон, подключение навесных элементов приведено с лицевой стороны, т. е. со стороны их установки. Первые выводы микросхем на чертеже, так же как и далее, помечены «усиком». В декаде могут быть использованы JK-триггеры серий К130, К133, К136.

При использовании декад на микросхемах в цифровых приборах следует иметь в виду, что фактическое быстродействие триггеров превышает указанное в табл. 1 в 1,5 — 2 раза, что позволяет на частоте 30 МГц использовать интегральные микросхемы серий К130, К131, на частоте 20 МГц — серий К133 и К155.

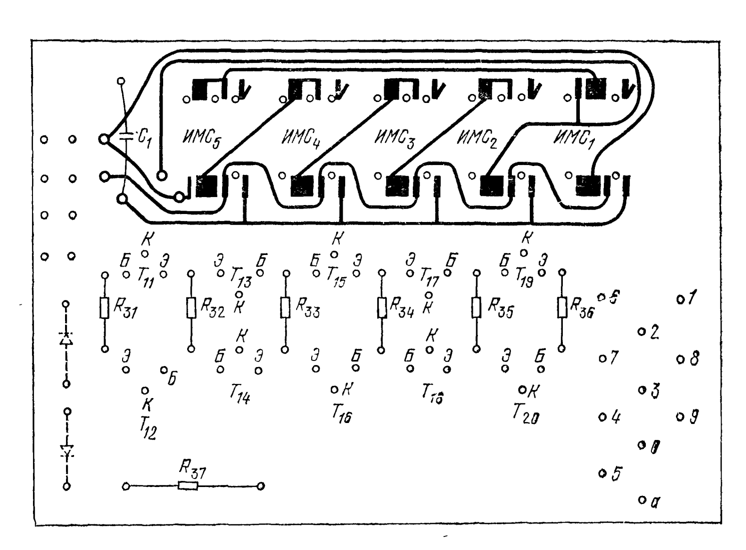
Для проверки декад на интегральных микросхемах можно использовать осциллограф и мультивибратор, собранный по схеме рис. 82. Переключая щуп осциллографа поочередно к выводам коллекторов ключевых транзисторов, следует убедиться в наличии импульсов низкого уровня. Подключение входа внешней синхронизации к выходу счетчика позволяет определить взаимное положение импульсов. Резистор R_7 выполняет роль нагрузки для проверяемого выхода декады.

При проверке декад на транзисторах резистор R_6 и кнопку заменяют кнопкой с нормально замкнутыми контактами, включенную между *Уст.0* декады и плюсом питания.

Правильность работы декады можно проверить и без осциллографа. В этом случае в мультивибраторе (рис. 82) конденсаторы заменяют электролитическими емкостью около 50 мкФ, подключая их отрицательным выводом к базе соответствующего транзистора, а питание подается также и на индикаторную лампу.

При включении питания триггеры могут установиться в произвольные состояния, не соответствующие нормальной индикации какой-либо одной цифры, поэтому после включения необходимо установить декаду в 0. После нажатия

кнопки *Уст.0* цифры на индикаторной лампе должны загораться в естественном порядке.



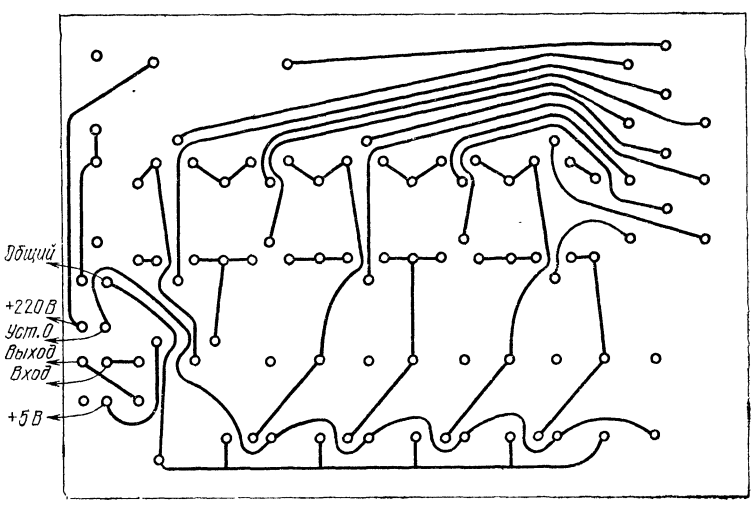


Рис. 81. Печатная плата декады на JK-триггерах

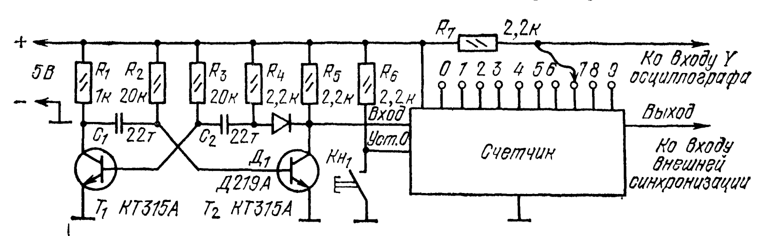


Рис. 82. Схема проверки декад

ДЕКАДА С ДВУХАНОДНЫМ ИНДИКАТОРОМ

Среди большого числа разнообразных типов газоразрядных индикаторных ламп есть лампы с двумя анодами. Один анод охватывает группу катодов в форме четных цифр, другой — нечетных. Между этими группами расположен сетчатый экран. Применение таких газоразрядных индикаторов позволяет собирать декады, в которых используют лишь пять высоковольтных ключевых транзисторов.

Пример схемы декады приведен на рис. 83. В ней использован счетчик на четырех JK-триггерах, собранных по схеме рис. 9,*б*. Дешифратор содержит пять

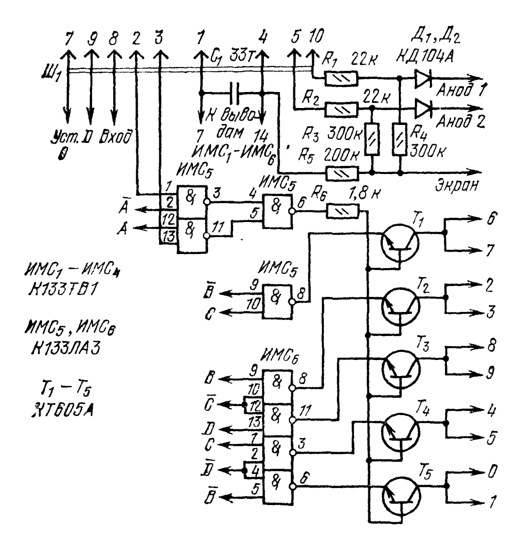


Рис. 83. Декада с двуханодным индикатором

двухвходовых элементов И—НЕ, выходы которых подключены к эмиттерам ключевых транзисторов T_1—T_5. Коллекторы транзисторов подключены сразу к двум катодам каждый — к четной и нечетной цифре. На аноды индикаторных ламп подается выпрямленное двумя однополупериодными выпрямителями напряжение 200 В частотой 50 Гц со сдвигом фазы в половину периода. С формирователя на элементы интегральной микросхемы $ИМС_5$ также подается напряжение с частотой 50 Гц, но прямоугольной формы. В течение одного полу-

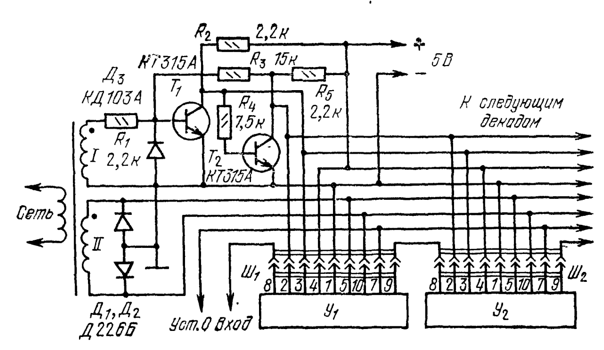


Рис. 84. Формирователь и соединение декад в счетчик

периода положительный импульс прикладывается к контактам *5* и *2* разъема, в течение другого — к контактам *10* и *3*.

Рассмотрим работу дешифратора декады на примере индикации цифры 0. В этом случае на всех инверсных выходах декады высокий уровень и срабатывает элемент И—НЕ микросхемы $ИМС_6$ с выходом *6*. На эмиттер транзистора T_5 поступает низкий уровень сигнала. В первый полупериод напряжения сети логическая 1 поступает на вход *1* $ИМС_5$ с формирователя и на вход *2* с выхода $\bar{A}$ делителя. В результате на выходе *3* $ИМС_5$ образуется низкий уровень, на выходе *6* — высокий, и транзистор T_5 открывается. Высокое напряжение с контакта *5* разъема поступает на анод *2* лампы, охватывающий четные цифры, в том числе и 0, загорается цифра 0. Во второй полупериод напряже-

Рис. 85. Печатная плата декады с двуханодным индикатором

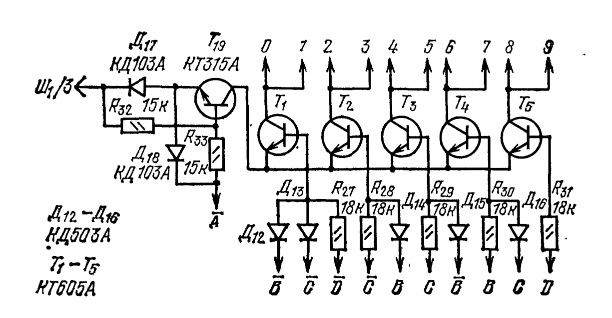


Рис. 86. Дешифратор для двуханодного индикатора

ния сети на вход *1* $ИМС_5$ поступает низкий уровень с контакта *2*, на вход *12*— с выхода *А*, в результате на выходе *6* $ИМС_5$ низкий уровень и все транзисторы закрыты. Ни один катод не светится.

Схема формирователя и соединения декад в счетчик приведена на рис. 84. Обмотку *I* трансформатора рассчитывают на напряжение 6—8 В, обмотку *II*— на 200 В. Ключевые транзисторы $T_1 — T_5$ должны иметь рабочее напряжение не ниже 250—300 В. На рис. 85 приведена печатная плата этой декады.

Декада может быть собрана и целиком на дискретных элементах, например по схемам, приведенным на рис. 2 и 86. Подача высокого напряжения на аноды ламп производится в соответствии со схемами на рис. 83, соединение декад между собой по схеме на рис. 84.

СЧЕТЧИКИ С СЕМИСЕГМЕНТНЫМИ ИНДИКАТОРАМИ

На печатной плате размером 80×95 мм можно собрать декаду, делитель с коэффициентом пересчета 6 и преобразователи кода для индикации состояний счетчика на полупроводниковых семисегментных индикаторах с общим анодом типа АЛ304Г или АЛ305А. Такой счетчик удобно использовать для индикации секунд в часах с газоразрядными лампами, показывающими часы и минуты. Можно собрать счетчик часов полностью на двух или трех таких платах.

Вид печатной платы приведен на рис. 87. На плате смонтированы декады по схеме на рис. 13,*б*, на сдвоенных D-триггерах типа К133ТМ2 ($ИМС_1—ИМС_3$), делитель на 6 по схеме на рис. 20,*б* на таких же триггерах ($ИМС_3$, $ИМС_4$), преобразователи кода по схемам на рис. 66 и 67 на интегральных микросхемах К133ЛА3 ($ИМС_5—ИМС_7$, $ИМС_{10}—ИМС_{12}$), К133ЛА4 ($ИМС_8$) и К133ЛА1 ($ИМС_9$). Сопротивление ограничительных резисторов для индикаторов АЛ304Г 560 Ом, для АЛ305А 100 Ом.

Интегральные микросхемы серии К133 могут быть заменены соответствующими микросхемами серий К130 и К136, а при переработке печатной платы серий К131, К155, К158.

Для получения пересчета на 24 в электронных часах может использоваться свободный двухвходовый логический элемент микросхемы $ИМС_{11}$ (рис. 88), при этом сброс показаний внешним сигналом становится невозможным.

Нетрудно видеть, что для многоразрядной индикации на семисегментных индикаторах система управления получается достаточно сложной, поэтому в этих случаях применяют динамическую индикацию.

Пример схемы устройства динамической индикации для пяти знаков приведен на рис. 89. В качестве индикатора в нем может использоваться или пять полупроводниковых семисегментных индикаторов АЛ304А (АЛ304Б), или блок АЛС311.

Индикаторы АЛ304А имеют общий катод и восемь анодов: семь для образования цифр и один — запятой. В блоке АЛС311 установлено пять аналогичных индикаторов, одноименные аноды которых электрически объединены. Индикация с использованием такого блока возможна только динамическим методом. Для индикации цифр необходимо подать на выводы анодов через ограничительные резисторы положительное напряжение в сочетании, обеспечивающем формирование необходимой цифры, а соответствующий катод заземлить.

Устройство динамической индикации содержит генератор на элементах $ИМС_{6а}$ и $ИМС_{6б}$, импульсы с которого подаются на счетчик $ИМС_5$ с коэффициентом пересчета 5. Сигналы с выхода счетчика поступают на управляющие входы мультиплексеров $ИМС_1—ИМС_4$, на дешифратор на элементах $ИМС_{6в}$, $ИМС_{7а}—ИМС_{7г}$ и диодах $Д_1$ и $Д_2$. Выходы дешифратора подключены к катодам *1—5* индикатора $Д_3$. Счет катодов идет от младшего правого знака. Сигналы с выходов мультиплексеров $ИМС_1—ИМС_4$ подаются на входы преобразователя кода 1-2-4-8 в код семисегментного индикатора $У_1$ (его схема приведена на рис. 70,*а*). Сигналы с выходов преобразователя $У_1$ управляют анодами *a—d* индикатора $Д_3$. В результате на индикаторе индицируются цифры, соответствующие подаваемым на вход кодам.

В дешифраторе диоды $Д_1$ и $Д_2$ необходимы для увеличения числа входов элементов $ИМС_{6в}$, вместо них и этого элемента можно использовать один четырехвходовый элемент И—НЕ.

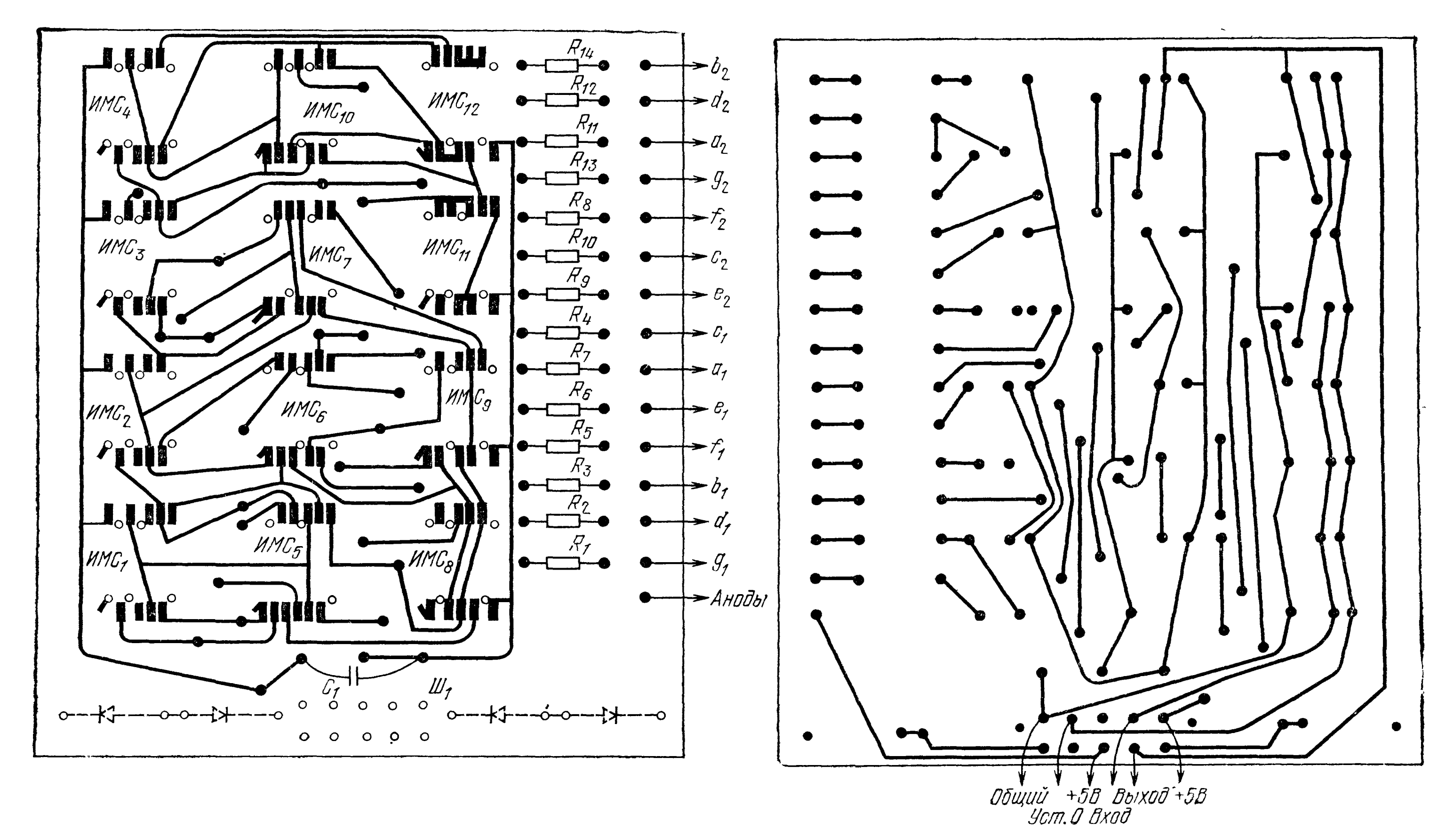


Рис. 87. Печатная плата счетчика с семисегментными индикаторами

Мультиплексеры К155КП7 можно заменить К155КП5, но в этом случае потребуются дополнительные инверторы для управления входами *A*, *B*, *C* преобразователя кода. Вместо четырех микросхем в преобразователе кода $У_1$ можно использовать интегральную микросхему К514ИД1. Следует иметь в виду, что микросхемы преобразователя $У_1$ работают с выходным током около 10 мА,

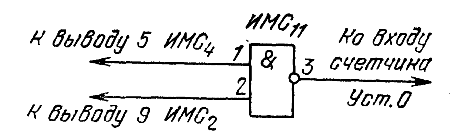


Рис. 88. Организация пересчета на 24

Рис. 89. Устройство динамической индикации

превышающим нормы технических условий на них, однако все микросхемы серии К155 вполне обеспечивают этот ток. Микросхемы $ИМС_7$ и элемент $ИМС_{6в}$ работают с выходным втекающим током около 70 мА. Для обеспечения такого тока использованы интегральные микросхемы серии К131 (или К130). Эти микросхемы перед установкой следует проверить, для чего на них подают напряжение питания и между проверяемым выходом и плюсом питания включают резистор сопротивлением 68 Ом. Напряжение между выходом и минусом питания не должно превышать 0,5 В. Практически все интегральные микросхемы

серии К131 или К130 удовлетворяют этим требованиям. Налаживания устройство индикации не требует.

Устройство можно применить и с вакуумными люминесцентными индикаторами, включенными по схеме рис. 72. Выходы дешифратора $ИМС_6$—$ИМС_7$ в этом случае управляют зажиганием соответствующих ламп по управляющим сеткам, а преобразователь кода (схема которого приведена на рис. 69) — подачей напряжения на соответствующие группы анодов, соединенных между собой.

ЭЛЕКТРОННЫЕ ЧАСЫ

Используя описанные выше различные декады и дешифраторы, можно собрать самые разнообразные электронные часы. Описываемые ниже часы питаются от сети отличаются бестрансформаторным питанием и возможностью применения в них кварцевого резонатора на любую частоту от 50 до 560 кГц. Благодаря отсутствию трансформатора питания все детали размещены на одной печатной плате размером 95×152,5 мм, а габариты часов получились достаточно малыми — 105×160×35 мм.

Принципиальная схема электронных часов приведена на рис. 90. На интегральной микросхеме $ИМС_{27}$ собран кварцевый генератор с резонатором $Пэ_1$. На элементах $ИМС_{1а}$ и $ИМС_{2а}$ происходит формирование прямоугольных импульсов из синусоидального напряжения генератора. Далее импульсы поступают на делитель с коэффициентом пересчета 4 (интегральная микросхема $ИМС_4$) и на делитель с перестраиваемым коэффициентом деления (интегральные микросхемы $ИМС_5$—$ИМС_{15}$ и $ИМС_{3а}$, $ИМС_{1б}$).

Второй делитель работает так же, как и делитель по схеме рис. 44, — на принципе предварительной записи в счетчик числа, на которое нужно уменьшить коэффициент пересчета цепочки триггеров. В таком делителе часть триггеров устанавливается при сбросе в 0, часть — в 1. В результате переключение последнего триггера в 0 происходит не после поступления 2^N импульсов на вход делителя (N — число триггеров делителя), а ранее. В момент переброса последнего триггера в 0 вновь производится установка части триггеров в 0, части — в 1. Таким образом, коэффициент пересчета делителя уменьшается относительно 2^N на число, записываемое в делитель при сбросе.

Для уменьшения габаритов и потребляемой часами мощности в часах применены сдвоенные JK-триггеры К134ТВ14, имеющие лишь входы установки в 0. Поэтому структура делителя относительно структуры описанной выше несколько изменена — триггеры $ИМС_{11}$—$ИМС_{15}$ делителя устанавливаются в 0, а сигналы на следующие за ними триггеры подаются либо с прямого, либо с инверсного плеча. Это эквивалентно установке триггеров соответственно в 0 и 1.

Входы триггеров $ИМС_5$—$ИМС_{10}$, $ИМС_{11а}$ подключены к инверсным выходам предыдущих триггеров, в результате чего их частичная установка в 0 также эквивалентна записи в делитель некоторого числа. Ошибка, возникающая из-за отсутствия установки части триггеров $ИМС_5$ — $ИМС_{10}$ в необходимое состояние, не превышает 0,1 с и существует лишь в момент пуска часов, на коэффициенте пересчета делителя она не сказывается.

Запись необходимого числа в делитель в момент переключения последнего триггера осуществляется при помощи дифференцирующей цепочки $C_3R_4R_5$ и элементов $ИМС_{3а}$ и $ИМС_{1б}$.

Делитель $ИМС_5$—$ИМС_{15}$ настраивается так, чтобы на его выходе образовывался один импульс в минуту. Импульсы с выхода делителя подаются на вход счетчика минут $ИМС_{16}$, $ИМС_{17}$ и далее на счетчики десятков минут $ИМС_{18}$, $ИМС_{19}$, единиц часов $ИМС_{20}$. $ИМС_{21}$, десятков часов $ИМС_{22}$. Коэффициент пересчета счетчика часов, равный 24, образуется при помощи системы сброса на элементах $ИМС_{3в}$, $ИМС_{3г}$ и $ИМС_{1в}$.

Состояния счетчиков дешифрируются интегральными микросхемами $ИМС_{23}$—$ИМС_{26}$ и индицируются газоразрядными лампами $Л_1$—$Л_4$. В связи с тем, что код работы счетчиков десятков минут и десятков часов (см. рис. 10,*а*) отличается от необходимого для работы дешифраторов К133ИД1, его преобразуют при помощи диодов $Д_4$—$Д_7$ (см. также рис. 58).

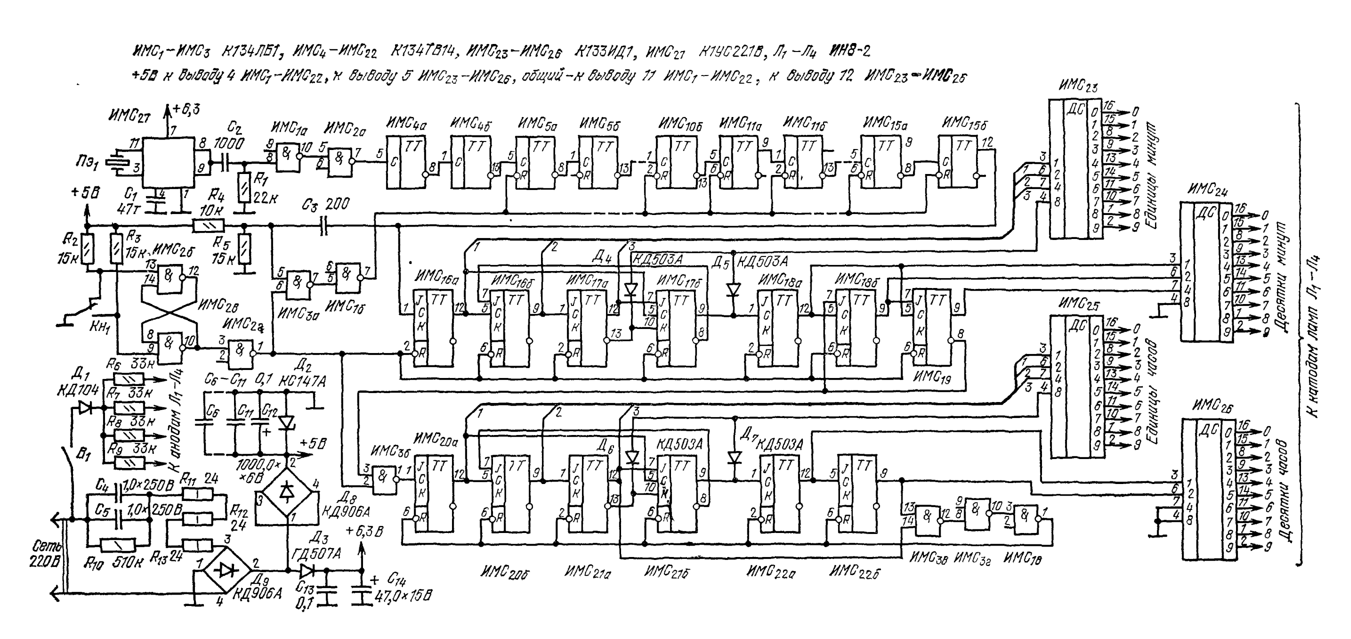


Рис. 90. Схема электронных часов

Благодаря применению маломощных интегральных микросхем серии *К134* ток, потребляемый часами по цепи +5 В относительно невелик — около 100 мА. Это позволило применить в часах бестрансформаторное питание. Избыточное напряжение сети гасится на конденсаторах C_4 и C_5, выпрямляется мостом на $Д_9$ и стабилизируется мостом на $Д_8$, действующим как два последовательно включенных диода, и стабилитроном $Д_2$. Пульсации напряжения на $Д_2$ сглаживаются конденсатором C_{12}. Пульсации составляют около 500 мВ от пика до пика, что допустимо для ТТЛ-микросхем. Напряжение +6,3 В снимается с последовательно включенных стабилитрона $Д_2$ и моста $Д_8$, его пульсации дополнительно сглаживаются цепью $Д_3$ C_{14}.

Напряжение питания на аноды ламп $Л_1$—$Л_4$ подается с однополупериодного выпрямителя на диоде $Д_1$ через токоограничительные резисторы R_6—R_9. Для увеличения срока службы ламп предусмотрена возможность отключения индикации выключателем B_1.

Установка показаний часов возможна лишь в моменты, соответствующие целым часам. Порядок установки следующий. Нажимают кнопку $Кн_1$, при этом триггер на элементах $ИМС_{2б}$ и $ИМС_{2в}$, подавляющий дребезг контактов кнопки $Кн_1$, переключается в такое состояние, при котором на выходе элемента $ИМС_{2г}$ присутствует низкий уровень. Этот сигнал устанавливает триггеры делителя и счетчиков минут в состояние 0, а также вызывает появление на входе первого триггера счетчика часов $ИМС_{20а}$ логической 1. В момент отпускания кнопки $Кн_1$ сигнал на входе $ИМС_{20а}$ изменяется на логический 0, в результате чего к показаниям счетчика часов прибавляется единица. Таким образом, нажимая необходимое число раз кнопку $Кн_1$, можно установить нужное показание часов. Последний раз отпустить кнопку следует по шестому сигналу поверки времени.

Коррекция показаний часов в процессе эксплуатации производится однократным нажатием кнопки по первому сигналу и отпусканием по шестому. Если часы ушли вперед более чем на 5 с, кнопку следует нажать раньше, чем часы переключатся самостоятельно, и отпустить, как обычно, по шестому сигналу.

Часы собраны на двусторонней печатной плате (рис. 91). В часах использованы резисторы МЛТ, конденсаторы КЛС, КМ, ЭТО-2 (C_{12}) и К53-4а (C_{14}), К73-17 (C_4, C_5), кнопка и выключатель типа П2К. Интегральные микросхемы К133ИД1 при доработке печатной платы можно заменить К155ИД1. Часы помещены в корпус из органического стекла (передняя стенка из серо-зеленого) и оклеены декоративной пленкой. В задней стенке часов, изготовленной из текстолита, просверлены отверстия для отвода тепла от печатной платы.

Настройка делителя частоты под конкретный кварцевый резонатор производится следующим образом. Частоту кварца делят на 4 (что соответствует делению в триггерах $ИМС_{1а}$ и $ИМС_{2а}$) и умножают на 60. В результате получается необходимый коэффициент деления. Его уменьшают на единицу и переводят в двоичную форму.

Для перевода числа в двоичную форму его делят на 2, остаток (0 или 1) записывают. Получившийся результат вновь делят на 2, остаток снова записывают и так далее, пока после деления не останется нуль. Первый остаток является младшим разрядом двоичной формы числа, последний — старшим.

В дальнейшем рассмотрим в качестве примера настройку делителя под кварц с резонансной частотой 100 кГц. Необходимый коэффициент деления $100\,000:4\times60=1\,500\,000$. Двоичный эквивалент числа 1499999_{10} равен 101101110001101011111_2. Число знаков в двоичном эквиваленте определяет число необходимых триггеров. В данном случае 21, триггер $ИМС_{15б}$ не используется и сигнал на конденсатор C_3 снимается с прямого выхода триггера $ИМС_{15а}$. Для этого вывод *9* интегральной микросхемы $ИМС_{15}$ пропускают в отверстие в печатной плате и подпаивают к круглой контактной площадке на обратной стороне платы. Если необходимое число триггеров 22 (частота кварца находится в пределах от 139 810 до 279 620 Гц), вывод *9* $ИМС_{15}$ в отверстие не пропускают, а круглую контактную площадку у вывода *12* соединяют с площадкой на обратной стороне платы перемычкой.

Двенадцать младших разрядов двоичного эквивалента определяют подключение входов *R* микросхем $ИМС_5$—$ИМС_{10}$ к шине *Уст.0*: если в соответ-

Рис. 91. Печатная плата электронных часов

ствующем разряде 0, то вход *R* подключают к шине при помощи перемычки, если 1, то оставляют свободным. В данном случае 0 в разрядах 6, 8, 11 и 12, следовательно, к шине *Уст.0* подключают входы *R* триггеров $ИМС_{7б}$, $ИМС_{8б}$, $ИМС_{10а}$, $ИМС_{10б}$ (счет начинается с триггера $ИМС_{5а}$; на триггеры $ИМС_4$ *Уст.0* никогда не подводится). Остальные разряды двоичного эквивалента определяют, какие выходы (прямые или инверсные) триггеров $ИМС_{11}$—$ИМС_{15}$ необходимо подключать ко входам следующих триггеров. Если в двоичном эк-

виваленте в соответствующем разряде 0, то вход следующего триггера подключают к инверсному выходу данного триггера (вывод *8* или *13*), если 1, к прямому (вывод *9* или *12*). Неиспользуемый вывод триггера не подпаивают к контактной площадке и оставляют свободным или обламывают. Так как в старшем разряде двоичного эквивалента всегда стоит 1, с последнего триггера выходной сигнал всегда снимается с прямого выхода.

В данном случае ко входам следующих триггеров подключают выводы *8* и *12* интегральной микросхемы $ИМС_{11}$, *9* и *12* $ИМС_{12}$, *8* и *12* $ИМС_{13}$, *9* и *13* $ИМС_{14}$. Выходной сигнал снимают с вывода *9* и $ИМС_{15}$.

После установки теплового режима в корпусе часов проверяют уход показаний за три-четыре недели и уточняют настройку делителя. Предположим, что часы спешат на 2 с в сутки. В этом случае коэффициент деления делителя нужно увеличить на $\frac{2\times1\,500\,000}{86\,400}=35$ (86 400 — число секунд в сутках). Таким образом, необходимый коэффициент деления составит 1 500 035. Его уменьшают на единицу, по нему вновь определяют двоичный эквивалент и рассчитывают установку перемычек (распайку выводов триггеров $ИМС_{11}$—$ИМС_{15}$, как правило, не меняют).

При применении в часах кварцевого резонатора с частотой менее 69 905 Гц интегральную микросхему $ИМС_4$ не устанавливают, ее контактные площадки *5* и *13* соединяют проволочной перемычкой, а частоту кварца при определении коэффициента деления на 4 не делят.

Если же частота кварцевого резонатора более 279 620 Гц, но менее 559 240 Гц, соединение между выходом *7* $ИМС_{2а}$ и входом *5* $ИМС_{4а}$ разрывают и сигнал с выхода $ИМС_{2а}$ подают на вход *1* свободного триггера интегральной микросхемы $ИМС_{19}$, а сигнал с его выхода *12* — на вход *5* $ИМС_{4а}$.

Если для определения неисправности или частоты кварца необходимо подключение осциллографа или частотомера, то питание на часы следует подать от источника постоянного напряжения 15—18 В, замкнув выводы конденсаторов C_4, C_5 между собой.

При правильной настройке делителя месячная ошибка в ходе часов не превышает 5 с.

На такой же печатной плате можно собрать часы, считающие до 39 мин 59 с, например, для проявления фото- и кинопленок или проведения каких-либо других технологических процессов. Для этого делитель рассчитывают на частоту выходных импульсов 1 Гц, вход 2 $ИМС_{3б}$ отключают от шины *Уст.0*, а к этой шине подключают вход 9 $ИМС_{3г}$, разорвав предварительно соединение выводов *12* и *8* этой микросхемы.

Часы можно собрать и для питания от сети 127 В. Емкость гасящих конденсаторов при этом увеличивается вдвое, а выпрямитель для анодных цепей ламп выполняют с удвоением напряжения (рис. 92). Выключатель индикации в этом случае следует исключить.

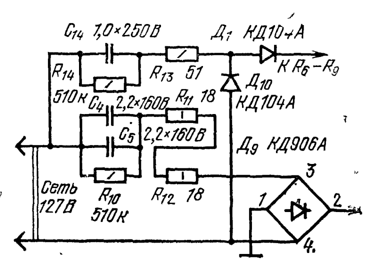


Рис. 92. Цепи питания часов от сети напряжением 127 В

ЦИФРОВОЙ ЧАСТОТОМЕР

Описываемый прибор позволяет измерять частоту электрических колебаний до 30 МГц, период колебаний и время до 100 000 с, отношение частот (одна из которых не должна превышать 30 МГц, вторая 100 кГц), работать как счетчик импульсов. Точность измерений — $5\cdot10^{-6}$ от измеряемой величины + единица младшего разряда. Частотомер может использоваться при градуировке измерительных приборов, в качестве цифровой шкалы генераторов и любительских радиоустройств.

Прибор состоит из девяти функционально законченных блоков, каждый из которых смонтирован на отдельной плате и соединен с другими элементами

частотометра при помощи малогабаритного разъема, а также блоков коммутации и питания. На шести платах собраны пересчетные декады с индикацией, сбразующие счетчик с максимальной частотой счета 30 МГц. На двух платах собраны декадные делители частоты с общим коэффициентом пересчета 10 000, одну плату занимает блок управления.

Схема соединения блоков приведена на рис. 93, а блока управления — на рис. 94. Положение переключателя B_1 соответствует измерению частоты. Принцип действия частотомера основан на измерении количества импульсов, поступающих на вход счетчика в течение строго определенного времени (в данном приборе 0,1 или 0,01 с). Необходимый временной интервал формируется в блоке управления (БУ).

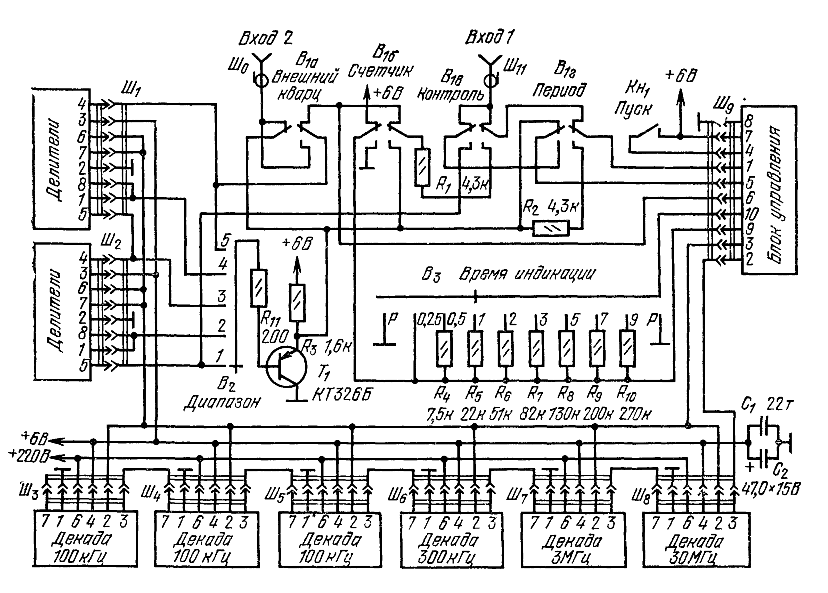


Рис. 93. Цифровой частотомер

Импульсы с частотой 100 кГц с кварцевого генератора на транзисторах T_{13} и T_{14} поступают на вход *4* первого делителя частоты. На выходе *8* второго делителя формируются импульсы с частотой 100 Гц, на выходе *5* с частотой 10 Гц. Эти импульсы в зависимости от положения переключателя B_2 через эмиттерный повторитель T_1 и контакты $B_{1г}$ поступают на вход *5* БУ. На вход *1* БУ через контакты $B_{1в}$ и $B_{1г}$ со входа *1* поступает сигнал измеряемой частоты. Сигнал усиливается в усилителе-ограничителе на транзисторе T_{16} и триггером Шмидта T_{17}, T_{18} преобразуется в прямоугольные колебания, поступающие на вход ключа на транзисторах T_{19}, T_{20}. На второй вход ключа с формирователя интервала поступает импульс длительностью 0,01 или 0,1 с, на выходе ключа образуется пачка импульсов, поступающая с выхода *2* БУ на вход счетчика (контакт *3* декады 30 МГц).

Принцип действия формирователя интервала удобно начать рассматривать с момента генерации импульса *Уст.0* мультивибратором на транзисторах T_4 и T_5. В момент генерации импульса (он может быть вызван, например, кратковременным замыканием кнопки *Пуск*) транзисторы T_4 и T_5 закрываются, на выходе *3* БУ напряжение падает до нуля. Триггеры декады и делителей устанавливаются в 0, кроме того, триггеры БУ, собранные на T_8, T_9, T_{11}, T_{12}, устанавливаются в такое состояние, при котором на коллекторах T_9 и T_{11} напряжение близко к нулю, а напряжение +5 В с коллектора T_{12} поступает через резистор R_{55} на базу T_{20} и открывает его (рис. 95). На выходе *2* БУ импульсы отсутствуют. Через 0,1 с (при B_2 в положении *1*) после окончания импуль-

са *Уст.0* спад импульса с выхода **5** второго делителя, пройдя через **триггер** Шмидта T_6, T_7 и диодно-емкостный ключ $Д_5C_{12}R_{31}$, закроет транзистор T_{11}, **транзистор** T_{12} откроется, что вызовет, в свою очередь, закрывание T_{20}. **На выходе** *2* БУ появятся импульсы с частотой измеряемого сигнала. Низкий уровень

Рис. 94. Схема блока управления

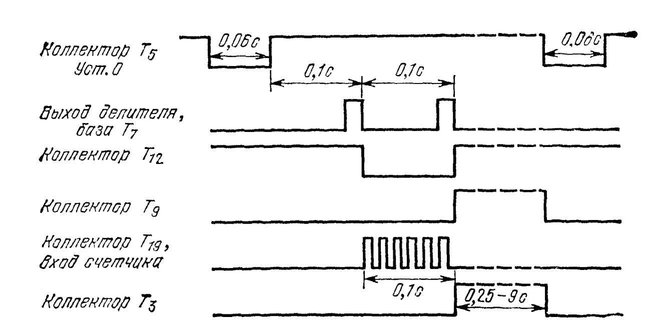


Рис. 95. Временна́я диаграмма работы частотомера

на коллекторе T_{12} разрешит также прохождение следующего спада **импульса частотой** 0,1 Гц на базу T_9 через диодно-емкостный ключ $Д_4C_{11}R_{56}$. С его **приходом** закроются транзисторы T_9, T_{12} и откроются T_{10}, T_{20}, запретив **дальнейшее**

прохождение измеряемой частоты на вход счетчика. Счетчик покажет измеряемую частоту, цена младшего разряда счетчика составит 10 и 100 Гц для положений *1* и *2* переключателя B_2. В момент окончания формирования временно́го интервала спад импульса с коллектора T_{10} через диод $Д_1$ и конденсатор C_3 запускает ждущий мультивибратор на транзисторах T_2 и T_3. Транзистор T_3 закрывается, T_2 открывается.

Длительность такого состояния, определяющая время индикации, можно изменять переключателем B_3. В момент восстановления исходного состояния мультивибратора спад сигнала с коллектора T_3 закрывает T_4 и T_5, формируется импульс *Уст.0,* и цикл измерений повторяется. Если переключатель B_3 находится в одном из крайних положений, то мультивибратор на T_2, T_3 постоянно находится в состоянии, когда T_3 закрыт, T_2 открыт и время индикации ограничено лишь временем включения прибора, а повторные измерения производятся нажатием кнопки *Пуск*.

В режиме *Контроль* на вход частотомера подается частота 100 кГц от кварцевого генератора через ограничительный резистор R_1. В режиме *Период* входной сигнал и сигнал кварцевого генератора меняются местами — входной сигнал подается на вход *5* БУ, а сигнал кварцевого генератора непосредственно или через делители на вход *1* БУ. В этом случае цена младшего разряда составляет 100, 10, 1 мс, 100, 10 мкс для положений *1—5* B_2 соответственно.

Если одновременно с $B_{1в}$ включить $B_{1г}$, то на вход измерителя периода будет подана частота 10 Гц с выхода *5* второго делителя, что позволяет проверить прибор в режиме измерения периода.

В режиме *Счетчик* на вход *9* БУ подается низкий уровень, транзистор T_{20} закрывается и частотомер переходит в режим непрерывного счета входных импульсов. Кнопка *Пуск* в этом случае может использоваться для сброса показаний. Если одновременно с $B_{1б}$ включить $B_{1в}$, то на вход счетчика будет поступать частота с одного из выходов делителей. В этом режиме частотомер можно использовать как секундомер. Цена младшего разряда в этом случае та же, что и при измерении периода.

Во всех описанных выше режимах к разъему *Вход 2* подведено напряжение с одного из выходов делителей, его можно использовать для настройки различных приборов. Частота этого напряжения 10 Гц — 100 кГц (в зависимости от положения B_2), амплитуда — около 4 В, форма — положительные импульсы длительностью, равной 1/5 периода следования. На частоте 100 кГц форма сигнала близка к меандру.

Если $B_{1а}$ включен, то на *Вход 2* может быть подана частота от эталонного кварцевого генератора или этот вход можно использовать для измерения отношения частот. В этом случае частотомер будет показывать отношение частоты, поступающей на *Вход 1*, к частоте на *Входе 2*.

В счетчике использованы декады четырех типов, отличающиеся предельной рабочей частотой. За основу каждой декады использована декада по схеме рис. 4 с дешифратором по схеме, изображенной на рис. 59. В декадах 100 кГц использованы диоды КД103А. Декада 300 кГц (рис. 96) отличается несколько

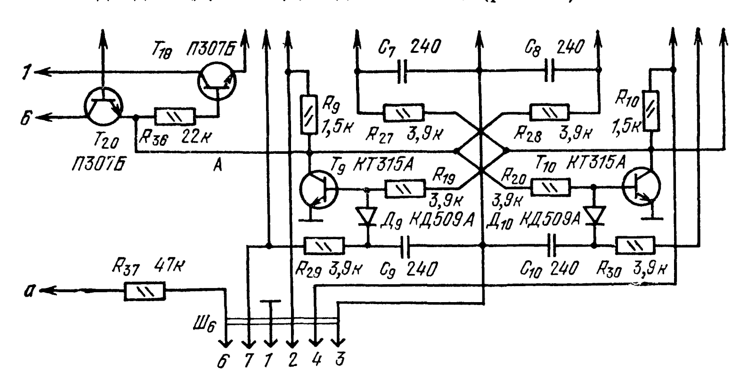


Рис. 96. Декада 300 кГц

иными сопротивлениями резисторов и применением диодов КД509А. Более существенны отличия декады **3 МГц (рис. 97). В ней** использованы транзисторы КТ306А, диоды КД503А, резисторы и конденсаторы с меньшими номиналами. Для облегчения режима декады нагрузка к ней подключается через эмиттерный повторитель. Между шинами +6 В, *Уст.0* и общим проводом установлены блокировочные конденсаторы C_{11} и C_{12}. Для получения необходимого быстро-

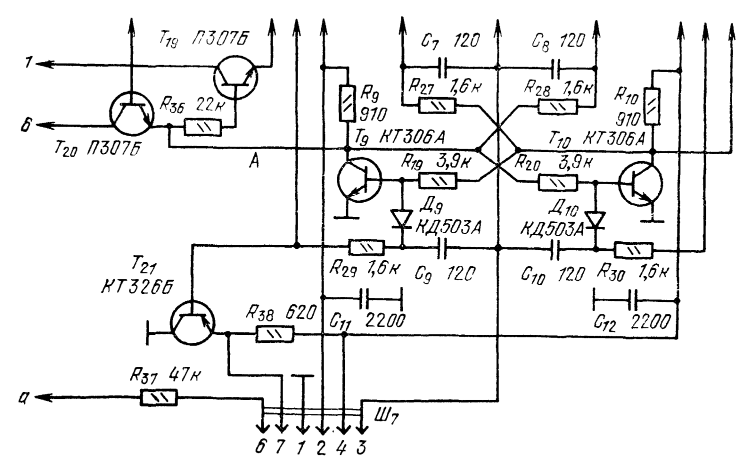


Рис. 97. Декада 3 МГц

действия декада 30 МГц (рис. 98) построена на высокочастотных кремниевых транзисторах КТ316А, обеспечивающих время рассасывания менее 10 нс, и на диодах КД503А. Вход и выход декады подключают к блоку управления и к нагрузке (декаде 3 МГц) через согласующие эмиттерные повторители T_{23} T_{24} и T_{21} T_{22}. Параллельно резисторам, связывающим коллекторы и базы плеч триггеров, подключены конденсаторы емкостью 10 пФ, увеличивающие быстродействие триггеров.

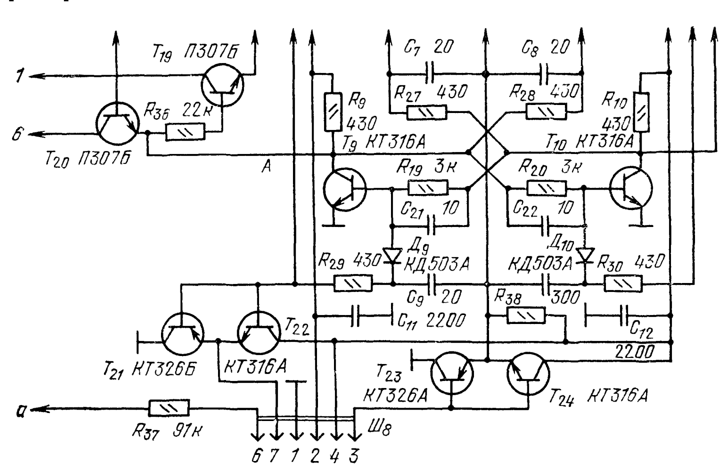


Рис. 98. Декада 30 МГц

Все декады собраны на одинаковых печатных платах (см. рис. 80). Транзисторы и резисторы эмиттерных повторителей установлены на платах со стороны деталей рядом с разъемами при помощи контактных пистонов, конденсаторы подпаяны со стороны печатных проводников.

Триггерные делители частоты собраны по схеме на рис. 78 на печатных платах по рис. 77.

Блок управления собран на плате размером 80×90 мм (рис. 99). Кварцевый резонатор в пластмассовом цилиндрическом корпусе подключают к блоку управления при помощи разъема, укрепленного на плате уголком.

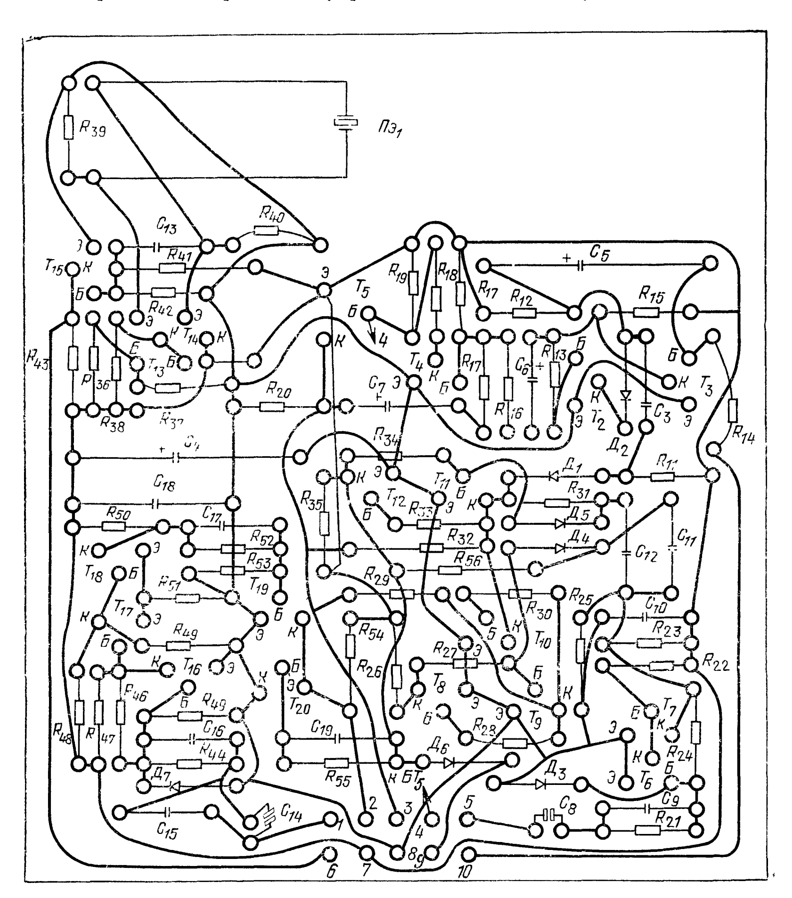


Рис. 99. Печатная плата блока управления

Схема блока питания частотомера показана на рис. 100. Для уменьшения пульсаций и увеличения КПД опорный элемент (стабилитрон $Д_{15}$) питается от стабилизатора тока $Д_{13}R_{57}R_{58}T_{24}$.

Прибор собран на коробчатом шасси размером 35×190×210 мм. На передней части шасси смонтированы направляющие, в которые вдвигаются платы декад, блока управления и делителей. Гнездовые части разъемов этих плат укреплены на панели из стеклотекстолита, разделяющей внутренний объем частотомера на два отсека. На этой же панели смонтированы конденсаторы C_1 и C_2. В заднем отсеке частотомера размещен трансформатор питания, конденсатор C_{20} и транзистор T_{21} с небольшим радиатором.

Переключатели B_1 и B_4 (типа П2К), B_2 и B_3 (типа МПН-1), кнопка $Кн_1$ (также П2К), входные разъемы размещены на передней вертикальной стенке шасси. Транзистор T_1, резисторы R_1—R_{10} и детали блока питания смонтированы в подвале шасси. К передней стенке шасси крепят лицевую панель часто-

томера размером 133×190 мм, изготовленную из гетинакса. Прямоугольное отверстие в панели закрыто пластиной из зеленовато-дымчатого органического стекла. Сверху прибор закрыт П-образным кожухом из алюминия толщиной 1 мм.

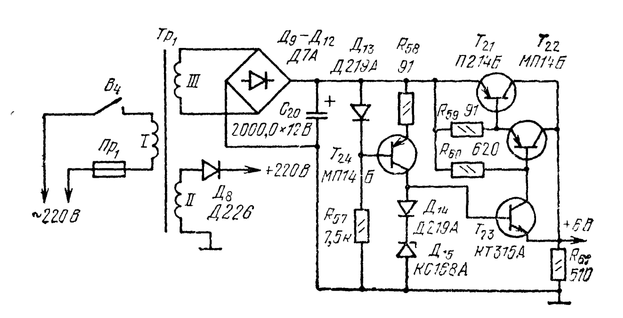


Рис. 100. Блок питания частотомера

В частотомере использованы резисторы типа МЛТ-0,125, конденсаторы КЛС, КМ, КТМ. Электролитические конденсаторы C_8 и C_{14} — типа К50-3 (неполярные), C_{20} — ЭГЦ, остальные — К53-1А. Транзисторы КТ315А, КТ306А, КТ316А можно заменить транзисторами тех же серий с любыми буквенными индексами; транзисторы КТ326Б на КТ326, КТ337, КТ343, КТ347 с любой буквой. Вместо транзисторов П307Б можно использовать П307—П309, КТ601А, КТ605 с любыми буквенными индексами. Транзистор T_4 должен иметь $h_{21Э}$ не менее 200.

Трансформатор $Тр_1$ намотан на сердечнике ШЛ16×25, обмотка *I* содержит 1900 витков провода ПЭВ-1 0,15, обмотка *II* — 2000 витков провода ПЭВ-1 0,1, обмотка *III* — 90 витков ПЭВ-2 0,64.

Налаживание правильно собранного из исправных деталей прибора не представляет трудностей. В начале все платы из частотомера вынимают и устанавливают напряжение питания. Для этого между эмиттером T_{23} и корпусом прибора впаивают нагрузочный резистор сопротивлением 15 Ом, мощностью 5 Вт и подбором стабилитрона $Д_{15}$ и диода $Д_{14}$ устанавливают напряжение на выходе стабилизатора 6—6,3 В. При подборе напряжения диод $Д_{14}$ может быть заменен германиевым (например, *Д9*, *Д18*) или совсем исключен. Затем, выпаяв нагрузочный резистор и установив в частотомер платы блока управления и делителей, следует при помощи осциллографа убедиться в нормальной работе кварцевого генератора и делителей. Переключатель рода работ должен находиться в положении *Счетчик* и *Контроль* (включены $В_{1б}$ и $В_{1в}$). Далее, вставив платы декад, необходимо проверить нормальную работу счетчика. Затем частотомер следует проверить в режимах измерения частоты и периода.

Подведя ко *Входу 1* сигнал частотой 30 МГц от ВЧ генератора, подбором резистора R_{46} необходимо добиться максимальной чувствительности прибора (150—300 мВ).

В последнюю очередь следует подогнать частоту кварцевого генератора с точностью не хуже $3 \cdot 10^{-6}$. Для этого удобнее всего использовать цифровой частотомер промышленного производства или эталон частоты от него. Увеличить частоту кварцевого резонатора можно, осторожно уменьшая толщину серебряного покрытия мелкозернистой шлифовальной бумагой или чернильной резинкой. Понижают частоту, втирая припой в покрытие. Повысить частоту генерации можно, включив последовательно с резонатором конденсатор емкостью 5—150 пФ.

Корректировать частоту генератора можно также по сигналам точного времени, сравнивая показания прибора в режиме измерения временн за 24 ч работы с заданным (864 000).

При изготовлении частотомера можно рекомендовать увеличить число плат делителей до трех, что позволит со значительно большей точностью (до 0,1 Гц) измерять низкие частоты. В двух последних делителях резистор R_{22} следует

подключить в шине *Уст.0*, R_{25} к+*E* (их установка на рис. 77 показана штриховыми линиями). Кроме того, точка соединения конденсаторов C_3, C_4, C_7 должна быть подключена при помощи перемычки к коллектору T_1, а не T_2. Эти меры приводят к тому, что последние делители будут устанавливаться не в 0, а в состояние 9 и после импульса *Уст.0* счетчик начнет считать не через 1 или 10 с, а через 0,1 с.

Частотомер можно собрать и на интегральных микросхемах. При этом схема соединений (см. рис. 93) практически не изменится: из нее нужно будет лишь исключить эмиттерный повторитель T_1 и изменить подключением кнопки $Кн_1$. Декады целесообразно собрать по однотипным схемам — по рис. 8,*а* или по 13,*а*. В декаде 30 МГц можно использовать интегральные микросхемы К130ТВ1 или К131ТВ1, в остальных К133ТВ1, К136ТВ1, К155ТВ1, К158ТВ1. Декады соединяют между собой и с выходом блока управления без дополнительных элементов.

Если в делителе частоты кварцевого генератора используется пять или шесть декад (выходная частота 1 и 0,1 Гц), необходимо их установку проводить не в 0, а в состояние 9, для чего в декадах по схеме рис. 8 импульсы сброса на первый и четвертый триггеры следует подавать на вход *S*, а при использовании интегральных микросхем К155ИЕ2 сброс производить по входам S_9.

Схема блока управления на микросхемах приведена на рис. 101. На этом

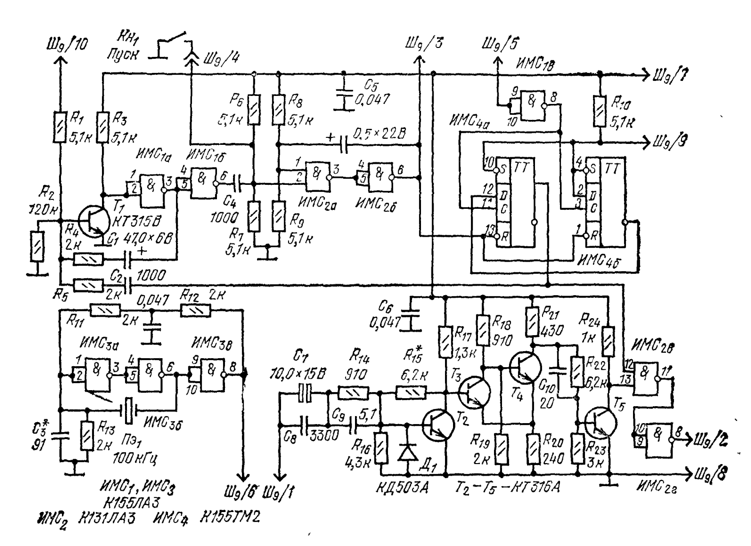


Рис. 101. Блок управления на интегральных микросхемах

же рисунке показано подключение кнопки $Кн_1$ к блоку управления, отличающееся от приведенной на рис. 93. Схема блока питания для частотомера на микросхемах сохраняется, необходимо лишь заменить стабилитрон $Д_{15}$ на КС156А для получения выходного напряжения 5 В.

При использовании трех интегральных микросхем серии К500 частотный диапазон частотомера можно расширить до 200 МГц. Для этого в частотомер необходимо встроить делитель частоты. Схема делителя приведена на рис. 102. Входной сигнал через конденсатор C_1 подается на один из входов *(12)* дифференциального усилителя на элементе $ИМС_{1а}$. Второй вход *(13)* усилителя соединен с общим проводом через конденсатор C_2. С резисторов R_6 и R_7, являющихся нагрузкой усилителя, выходной сигнал подается во второй каскад на элементе $ИМС_{1б}$, а с его выхода — на триггер Шмидта, собранный на элементе $ИМС_{1в}$ и резисторах R_9—R_{12}.

Двухкаскадный усилитель и триггер Шмидта обеспечивают формирование прямоугольных импульсов из входного сигнала на частотах до 200 МГц. Чув-

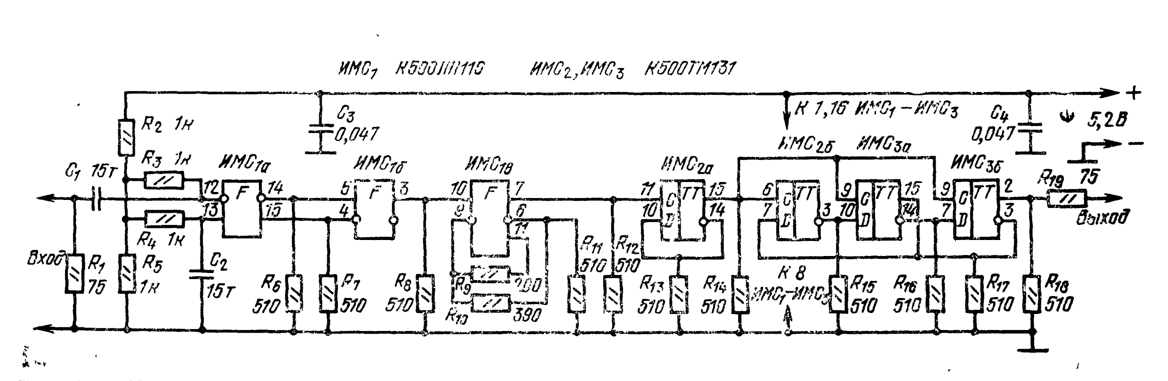


Рис. 10г. Делитель частоты на 200 МГц

ствительность формирователя меняется от 20 мВ на частоте 1 МГц и ниже до 100 мВ на частоте 200 МГц. Длительность фронтов выходного сигнала около 2 нс, амплитуда 0,8 В. Уровню логического 0 на выходе формирователя соответствует напряжение около 3,3 В, логической 1 — напряжение 4,5 В.

Выходной сигнал формирователя подается на триггер $ИМС_{2а}$, делящий частоту на два. Его выходной сигнал управляет делителем частоты на пять, собранном на D-триггерах $ИМС_{2б}$, $ИМС_{3а}$, $ИМС_{3б}$. Делитель построен по принципу сдвигающего регистра с перекрестными связями (см. рис. 20,*б*). Для уменьшения коэффициента пересчета с 6 до 5 прямой выход триггера $ИМС_{3а}$ и инверсный $ИМС_{3б}$ объединены и образуют так называемый «проводной элемент ИЛИ». Объединение выходов элементов серии К500 для образования функции ИЛИ возможно, так как выходами элементов являются ненагруженные эмиттерные повторители. Однако эта же их особенность требует, чтобы каждый используемый выход был нагружен на резистор. Выходной сигнал делителя имеет форму, близкую к меандру.

Следует иметь в виду, что паспортное значение предельной частоты для триггеров К500ТМ131 равно 160 МГц, однако фактически в нормальных условиях они работают на частоте до 200 МГц и более.

Конструктивно делитель собран на двусторонней печатной плате. Со стороны установки навесных элементов металлизация платы сплошная, фольга снята лишь вокруг отверстий. Проводники с противоположной стороны платы показаны на рис. 103. Крестиками отмечены места пайки элементов к фольге на стороне их установки.

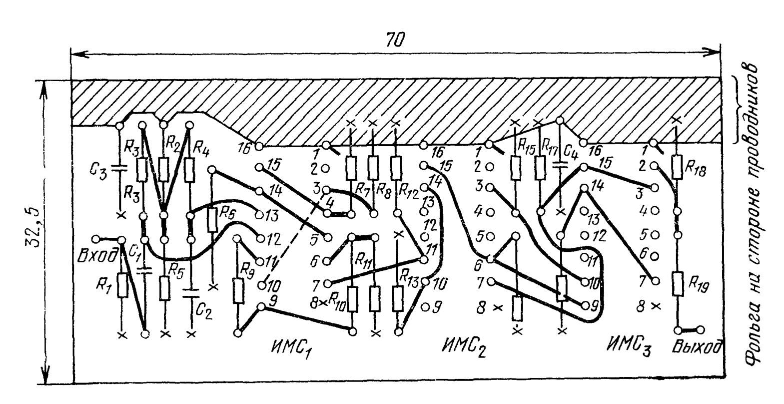


Рис. 103. Печатная плата делителя

Делитель устанавливают в частотомер в непосредственной близости от входного разъема и подключают входом к разъему, выходом ко входу формирователя частотомера при помощи двухполюсного переключателя (например, П2К) или реле.

При работе с делителем следует помнить, что его входное сопротивление составляет 75 Ом, а максимальное входное напряжение 2 $В_{эфф}$. При неустойчивой работе формирователя вход *10* $ИМС_{1в}$ следует подключить к выходу *14* $ИМС_{1а}$, отключив его от выхода *3* и R_8, а номинал R_{10} увеличить до 3 кОм.

В частотомере на дискретных элементах делитель подключают к источнику питания +6 В через кремниевый диод Д226, на котором падает около 0,8 В. В частотомере на интегральных микросхемах общий источник питания следует настроить на напряжение +5,1 В.

ЧАСТОТОМЕР ДЛЯ ИЗМЕРЕНИЯ ЧАСТОТЫ СЕТИ

Для проведения некоторых технологических процессов важно точно знать частоту питающей сети. Использованный в описанном выше частотомере прин-

цип для точного и быстрого измерения частоты сети непригоден, так как на измерение с точностью до трех знаков требуется 10 с, а с точностью до четырех знаков — 100 с.

Можно измерять период колебаний, но перевод из периода в частоту довольно сложен, так как требует проведения операции деления. Учитывая, что в нормальных условиях частота сети отличается от номинальной не более чем на 0,5%, операцию деления можно заменить операцией вычитания. В этом случае при частоте сети, равной номинальной, показания прибора точно соответствуют измеряемой частоте, а при отклонении от номинала возникает ошибка, которую при необходимости легко учесть.

Схема частотомера, в котором измерение частоты производится путем измерения периода, а деление заменено вычитанием, приведена на рис. 104. Измеряемая частота 50 Гц с трансформатора питания поступает на формирователь импульсов на транзисторе T_1 и логическом элементе $ИМС_{1а}$. Диод $Д_1$ устанавливает порог срабатывания формирователя близким к нулю, что повышает стабильность показаний при скачкообразных изменениях напряжения сети в момент измерения. Диод $Д_2$ ограничивает прохождение отрицательной полуволны входного напряжения через резистор R_3 на выход формирователя.

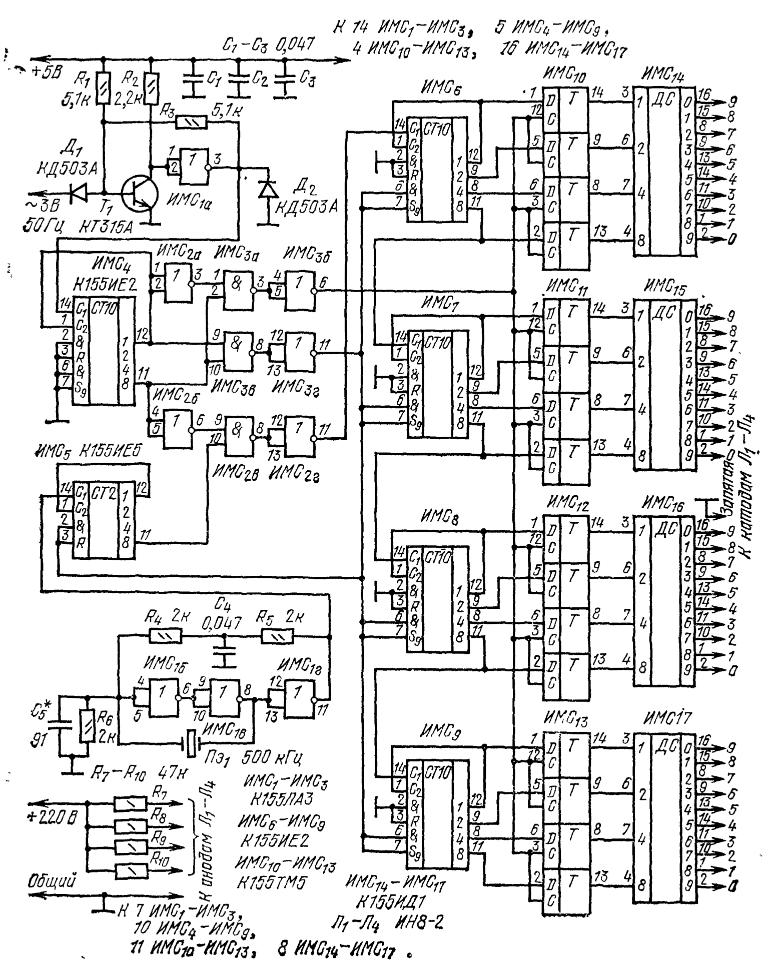


Рис. 104. Частотомер для измерения частоты сети

Прямоугольные импульсы измеряемой частоты поступают на вход C_1 интегральной микросхемы $ИМС_4$, делящей частоту входного сигнала на 10. В течение первых восьми тактов измеряемой частоты сигнал с выхода *8* (вывод *11*) $ИМС_4$, проинвертированный элементом $ИМС_{2б}$, разрешает прохождение на вход счетчика, собранного на микросхемах $ИМС_6$—$ИМС_9$, стабильной частоты 31,25 кГц (рис. 105). Эта частота получается в результате деления частоты кварцевого генератора 500 кГц на 16 в интегральной микросхеме $ИМС_5$. Девятый тактовый импульс, дешифрированный элементом $ИМС_{3а}$, производит запись результата счета из счетчика $ИМС_6$—$ИМС_9$ в регистр памяти на статических триггерах $ИМС_{10}$—$ИМС_{13}$. Выходной сигнал с регистра памяти поступает на дешифраторы $ИМС_{14}$—$ИМС_{17}$ и с них — на индикаторные лампы $Л_1$—$Л_4$. Десятый импульс, дешифрированный элементом $ИМС_{3в}$, производит сброс показаний счетчика.

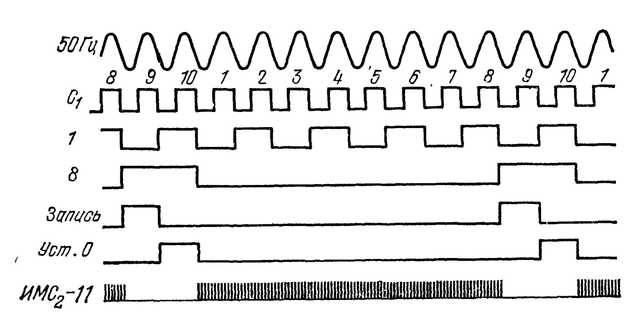


Рис. 105. Временна́я диаграмма работы частотомера

Для получения режима вычитания сброс счетчика производится в состояние 9999, для чего использованы соответствующие входы интегральных микросхем К155ИЕ2. Счетные импульсы, поступающие на вход счетчика, последовательно переводят его из этого состояния в состояния 0000, 0001, 0002 и т. д. Катоды индикаторов подключены к выходам дешифраторов в порядке, противоположном обычному: к выходу *0* подключен катод *9*, к выходу *1* — катод *8* и т. д. В результате состоянию счетчика 9999 соответствует индикация 0000, состоянию 0000 — 9999, 0001 — 9998 и т. д.

При частоте сети точно 50 Гц период одного колебания составит 20 мс, период восьми колебаний — 160 мс. За 160 мс на вход счетчика поступит $31{,}25 \times 160 = 5000$ импульсов, счетчик установится в состояние 4999, а на индикаторных лампах загорится число 50,00 Гц. Если частота сети уменьшится, например, до 49,95 Гц, период колебаний станет равным 20,02 мс и за восемь периодов на вход счетчика поступит 5005 импульсов. В результате счетчик установится в состояние 5004, а на индикаторных лампах появится число 49,95 Гц. При бо́льших отклонениях измеряемой частоты от 50 Гц возникает ошибка, всегда в сторону уменьшения показаний относительно истинного значения.

Точно измеряемую частоту F можно определить по результату измерения $F_и$ и по следующей формуле: $F = 2500/(100 - F_и)$. Практически при отклонении частоты относительно номинала менее чем на 0,5 Гц ошибка измерения мала и ее можно не учитывать. Если частота отклоняется на 0,7 Гц, показания частотомера следует увеличить на 0,01 Гц, если на 1 Гц, — на 0,02 Гц, и вообще, при отклонении частоты на ΔF (Гц) показания следует увеличить на $0{,}02(\Delta F)^2$ (Гц). Этим соотношением следует пользоваться при отклонении частоты от номинала не более чем на 3 Гц. При бо́льших отклонениях использование описываемого частотомера нецелесообразно. Таким образом, частотомер позволяет проводить измерения частоты сети 50 Гц$\pm$6% с погрешностью, не превышающей 0,01 Гц. Периодичность измерений — 5 раз в секунду.

В качестве источника питания можно использовать соответствующий блок описанного выше частотомера, настроив его на выходное напряжение 5 В и намотав на трансформаторе дополнительную обмотку из 26 витков провода ПЭВ-1 0,1.

Периодичность измерений можно увеличить, уменьшив число тактов, в течение которых происходит счет, и соответственно увеличив частоту импульсов заполнения. Однако это может привести к появлению дополнительной погрешности измерений, особенно при наличии помех в сети.

Частоту кварцевого генератора можно также уменьшить, соответственно уменьшив количество используемых в интегральной микросхеме $ИМС_5$ триггеров. Однако уменьшение частоты генератора менее 250 кГц нежелательно, так как приводит к появлению ошибки, связанной с произвольным соотношением фаз частоты сети и кварцевого генератора. В данном случае эта ошибка сведена к минимуму за счет установки триггеров интегральной микросхемы $ИМС_5$ в 0 перед началом счета.

Транзистор T_1 — любой маломощный кремниевый высокочастотный структуры *n-p-n*, диоды $Д_1$ и $Д_2$ — любые кремниевые маломощные. Интегральные микросхемы серии К155 можно заменить аналогичными серии К133.

Частотомер, собранный без ошибок из исправных деталей, не требует налаживания. Конденсатор C_5 устанавливают лишь при самовозбуждении генератора на конструктивной емкости кварца. Если, однако, частотомер не работает, следует проверить работу формирователя, кварцевого генератора, наличие на соответствующих выходах интегральных микросхем импульсов в соответствии с рис. 105. Работу счетчика можно проверить, подавая на вход C_1 $ИМС_6$ импульсы частотой 1—10—100—100 Гц от любого генератора (можно использовать мультивибратор по схеме рис. 82, изменив в нем емкости конденсаторов). Для наблюдения за состояниями интегральных микросхем счетчика выходной регистр следует перевести в режим повторителя, отключив шину *Запись* от выхода $ИМС_{3б}$ и подключив ее к плюсу питания через резистор сопротивлением 1 кОм. Вход сброса счетчика следует отключить от выхода $ИМС_{3г}$ и заземлить. При отключении от общего провода входа сброса на индикаторах должны загореться нули. При заземлении входа сброса и подаче счетных импульсов показания должны изменяться, как это было указано выше, т. е. 0000, 9999, 9998 и т. д.

ЩУПЫ ДЛЯ НАЛАЖИВАНИЯ ЦИФРОВЫХ УСТРОЙСТВ

ЩУПЫ ДЛЯ ИНДИКАЦИИ ЛОГИЧЕСКИХ УРОВНЕЙ

Налаживание цифровых устройств обычно производят при помощи генератора и осциллографа (см. рис. 82) Генератор нередко входит в состав проверяемого устройства, а громоздкий осциллограф в ряде случаев может быть заменен щупом, индицирующим логические уровни в проверяемом узле, наличие импульсов и их скважность и даже временно́е расположение импульсов.

Простейшие щупы позволяют определять логические уровни в проверяемом устройстве.

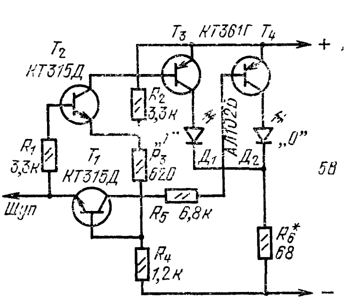


Рис. 106. Схема простейшего щупа на транзисторах

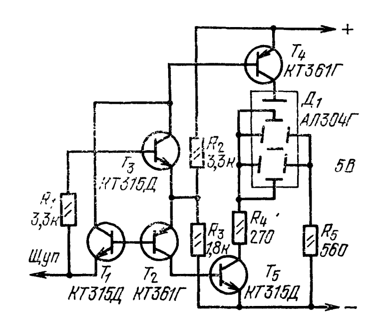


Рис 107. Щуп с использованием семисегментного индикатора

Схема одного из них показана на рис. 106. Питание на щуп подается от исследуемого устройства. Если вход щупа никуда не подключен, все транзисторы закрыты, светодиоды $Д_1$ и $Д_2$ не горят. На эмиттер T_2 с делителя R_2—R_4 поступает напряжение около 1,8 В, на базу T_1 — около 1,2 В. Если на щуп подать напряжение выше 2,5 В, напряжение база — эмиттер T_2 превысит 0,7 В, транзистор откроется и своим коллекторным током откроет T_3. Светодиод $Д_1$ зажжется, индицируя состояние логической 1. Ток коллектора T_2, примерно равный току его эмиттера, ограничивается резисторами R_3, R_4. При превышении входного напряжения 4,6 В, что может произойти при проверке элементов с открытым коллектором, транзистор T_2 входит в насыщение. Бо́льшая часть тока эмиттера T_2 ответвится в цепь его базы и, если не ограничить ток базы T_2 резистором R_1, транзистор T_3 закроется, диод $Д_1$ погаснет. При снижении напряжения на входе ниже 0,5 В открывается транзистор T_1, его коллекторный ток открывает T_4, зажигается $Д_2$, индицируется состояние 0. Коллекторный ток T_1 ограничивается резистором R_5. Ток эмиттера T_1, нагружающего исследуемое устройство в состоянии 0, составляет около 1,2 мА, ток базы T_2 в состоянии 1—30 мкА, что менее входных токов одной нагрузки интегральных микросхем серий К133 и К155.

Резистором R_6 устанавливают яркость свечения светодиодов $Д_1$ и $Д_2$. Если использовать для индикации 0 и 1 светодиоды разного цвета и с разными номинальными токами (например, АЛ102Б и АЛ102В), каждый из них необходимо включить последовательно со своим резистором.

Подбором резисторов R_2—R_4 можно установить необходимые пороги зажигания светодиодов. Транзисторы, используемые в щупе, должны быть обязательно кремниевыми, практически любого типа соответствующей структуры. Для T_1 и T_2 $h_{21Э}$ должен быть более 30, для T_3, T_4 желателен бо́льший коэффициент передачи тока, но достаточен и равен 30. Чем больше коэффициент $h_{21Э}$ транзисторов T_3, T_4, тем резче пороги зажигания светодиодов.

При наличии семисегментного полупроводникового индикатора АЛ304Г можно сделать работу со щупом более удобной — он будет индицировать цифру 0 или 1 в соответствии с логическим состоянием контролируемого узла устройства. Схема такого щупа приведена на рис. 107. Транзисторы T_3 и T_4 работают так же, как и в предыдущем щупе: при превышении на входе напряжения +2,5 В включается транзистор T_4 и на общий анод сегментов индикатора $Д_1$ подается напряжение +5 В. Так как катоды b и c через резистор подключены к общему проводу (—5 В), они зажигаются, индицируя цифру 1.

Несколько необычным является включение транзисторов T_1 и T_2. Если между эмиттерами транзисторов приложить напряжение 1,3—1,4 В, транзисторы открываются. Поскольку базовые токи транзисторов равны между собой, токи коллекторов пропорциональны коэффициентам передачи тока. Если подобрать транзисторы T_1 и T_2 с одинаковыми коэффициентами $h_{21Э}$, то и токи их коллекторов будут одинаковыми.

Таким образом, если на входе щупа напряжение будет ниже 0,5 В, транзисторы T_1 и T_2 открываются, открывая своими коллекторными токами транзисторы T_4 и T_5. Транзистор T_4 подает напряжение +5 В на анод индикатора, зажигаются сегменты b и e. Транзистор T_5 зажигает сегменты a, d, e, f, в результате индицируется цифра 0. Ток эмиттера T_2 ограничивается резистором R_2, следовательно, ограничивается и ток коллектора T_2 и примерно равный ему ток коллектора T_1.

Подбором резисторов R_4 и R_5 можно менять яркость свечения индикатора, подбором R_2 и R_3—устанавливать необходимые пороги зажигания цифр. Так как пороги зажигания в этом щупе жестко связаны между собой, для раздельной регулировки каждого из них делитель R_2—R_4 можно дополнить еще одним резистором, как в предыдущем щупе.

Требования к транзисторам такого щупа те же, что и для предыдущего ($h_{21Э}$ >30), однако коэффициенты передачи тока T_1 и T_2 должны различаться не более чем на 20%.

Детали щупа можно смонтировать на печатной плате размером 8×90 мм из фольгированного стеклотекстолита толщиной 0,5 мм (рис. 108). Левые (по рисунку) выводы резисторов R_4 и R_5 подпаивают к печатным проводникам по обеим сторонам платы, выводы остальных деталей—к какой-либо одной сторо-

не. Штырь, изготовленный из стальной иглы или спицы, впаивают в паз, пропиленный в печатной плате. Цифровой индикатор закрепляют перпендикулярно плоскости платы, подпаивая выводы к соответствующим контактам платы. Печатную плату помещают в корпус фломастера и закрывают крышкой из красного прозрачного органического стекла.

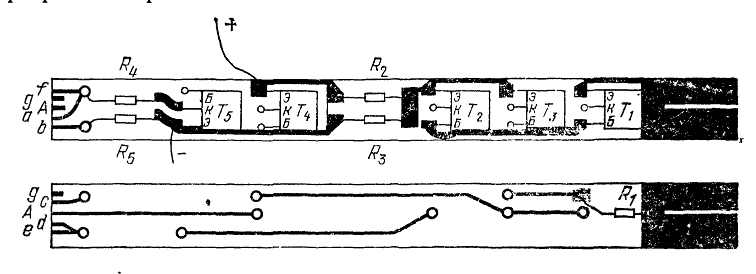


Рис. 108. Печатная плата щупа с семисегментным индикатором

Аналогичные щупы можно выполнить и на интегральных микросхемах. На рис. 109 приведены схемы двух таких щупов. Щуп по схеме на рис. 109,*а* работает так. При отсутствии входного сигнала логические элементы $ИМС_{1а}$, $ИМС_{1в}$ закрыты, $ИМС_{1б}$ открыт, светодиоды $Д_3$ и $Д_4$ погашены. При подаче на вход логической 1 $ИМС_{1а}$ открывается, зажигается $Д_3$. При подаче логического 0 $ИМС_{1б}$ закрывается, открывается $ИМС_{1в}$, зажигается $Д_4$.

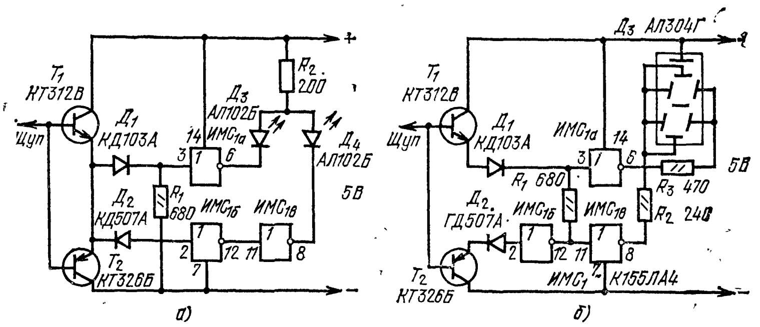


Рис. 109. Схемы щупов на интегральных микросхемах

Щуп по схеме на рис. 109,*б* работает так же, как и предыдущий, однако при подаче логического 0 $ИМС_{1б}$ открывается и включает $ИМС_{1а}$, $ИМС_{1в}$, в результате чего зажигается цифра 0. При подаче на вход логической 1 включается $ИМС_{1а}$ и зажигается 1.

Транзистор T_1 — практически любой кремниевый, структуры *n-p-n* с $h_{21э} > 40$, T_2 — кремниевый или германиевый, структуры *p-n-p;* в случае применения германиевого транзистора диод $Д_2$ следует заменить кремниевым (например, КД103А).

ЩУП С ИНДИКАЦИЕЙ НАЛИЧИЯ ИМПУЛЬСОВ

В отличие от описанного выше, этого щуп позволяет различать логические состояния 0 и 1, определять наличие одиночных импульсов и их последовательностей, оценивать скважность импульсов. Размеры щупа невелики благодаря малому числу использованных деталей. Форма индицируемой информации удобна для наблюдения — индицируются цифры 0 и 1, указывающие соответствующие уровни, и точка, индицирующая наличие импульсов.

Схема щупа приведена на рис. 110. На входе щупа включен резистор R_1, предохраняющий прибор от перегрузок, и эмиттерные повторители T_1 и T_2,

служащие для уменьшения нагрузки на проверяемое устройство и сдвигающие пороги переключения логических элементов $ИМС_{1а}$ и $ИМС_{1б}$. Дополнительный сдвиг достигается включением кремниевого диода $Д_1$ и германиевого $Д_3$. В результате при входном напряжении выше 2,4 В элемент $ИМС_{1а}$ открывается и

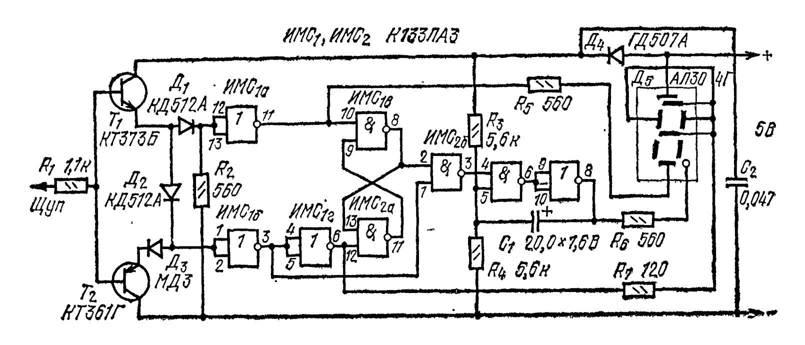


Рис. 110. Щуп с индикацией наличия импульсов

зажигается сегмент *d* семисегментного индикатора $Д_4$, индицируется цифра 1 (при боковом положении индикатора). При напряжении ниже 2,4 В элемент $ИМС_{1а}$ закрывается, сегмент *d* гаснет. При снижении входного напряжения ниже 0,4 В закрывается нормально включенный элемент $ИМС_{1б}$, открывается $ИМС_{1г}$ и зажигаются верхние сегменты *a*, *b*, *f*, *g* индикатора, индицируется цифра 0.

При наличии на входе щупа импульсов триггер на элементах $ИМС_{2а}$ и $ИМС_{1в}$ переключается в моменты достижения напряжения на входе пороговых значений (0,4 и 2,4 В). В момент перехода напряжения на входе щупа из состояния 1 в состояние 0 на входе элемента совпадения $ИМС_{2б}$ кратковременно появляются две логические 1, элемент $ИМС_{2б}$ открывается (см. также рис. 44 и 45) и короткий (около 70 нс) отрицательный импульс с его выхода запускает ждущий мультивибратор на элементах $ИМС_{2в}$ и $ИМС_{2г}$. Выходной сигнал мультивибратора вызывает свечение точки индикатора.

Если амплитуда входных импульсов ниже нормальной, триггер не переключается и точка индикатора не светится. Если частота импульсов не превышает 10 Гц, ждущий мультивибратор срабатывает на каждый импульс и вспыхивает точка индикатора. При частоте свыше 10 Гц мультивибратор срабатывает не на каждый импульс, а при частоте 20 Гц и более вспышки сливаются в непрерывное свечение. При входном сигнале, близком к меандру, одновременно с точкой индицируются 0 и 1, а если скважность велика, лишь один из этих знаков (рис. 111).

0	0
1	1
	0 1
	0
	1

Рис. 111. Форма индикации щупа

Диод $Д_4$ служит для защиты интегральных микросхем при включении питания в неправильной полярности.

Щуп смонтирован на печатной плате размером 7,5×80 мм (рис. 112). Выводы большинства элементов, расположенных на одной стороне печатной платы, загнуты через край платы и подпаяны к контактным площадкам, расположенным с обратной стороны платы. Конденсатор C_1 состоит из двух соединенных параллельно конденсаторов К53-16 по 10 мкФ.

В щупе можно применить транзисторы КТ361 и КТ373 с любыми буквенными индексами, а также другие кремниевые высокочастотные транзисторы соответствующей структуры. Диоды можно заменить любыми маломощными кремниевыми ($Д_1$ и $Д_2$) и германиевыми ($Д_3$), интегральные микросхемы — аналогичными серии К155.

Семисегментный индикатор можно заменить тремя светодиодами, например двумя АЛ102Б (1 и точка) и АЛ102В (0). В этом случае следует подобрать резисторы R_5—R_7 для нормальной яркости свечения светодиодов. При индикации 0 будет гореть зеленый светодиод, при индикации 1 — красный, при меандре — три диода, при положительных импульсах — красный и зеленый, при отрицательных — два красных.

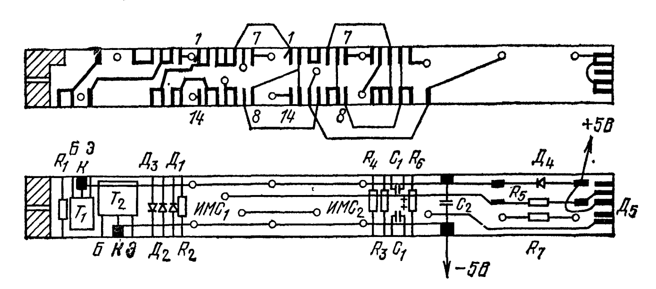


Рис. 112. Печатная плата щупа

ЩУП-МИКРООСЦИЛЛОГРАФ

Этот щуп может заменить осциллограф при проверке счетчиков, дешифраторов и других цифровых устройств. Он позволяет наблюдать временны́е диаграммы в десяти тактах, поэтому его наиболее целесообразное применение — при настройке декад и дешифраторов к ним.

Схема щупа приведена на рис. 113. Он содержит сдвигающий регистр на триггерах $ИМС_3$ — $ИМС_{5а}$, работающий в режиме кольцевого счетчика с коэффициентом пересчета 5. К выходу *6* триггера $ИМС_{4б}$ подключен вход *3* триггера $ИМС_{5б}$, работающий в режиме деления частоты на 2. Выходные сигналы регистра подаются на аноды светодиодов, входящих в состав пятидиодных матриц с общим катодом $Д_1$ и $Д_2$. На катоды матриц сигналы подаются с выходов элементов $ИМС_{1в}$ и $ИМС_{1г}$, управляемых триггером $ИМС_{5б}$ и через эмиттерный повторитель T_1 входным сигналом щупа.

Тактовые импульсы на щуп подаются через буферный элемент $ИМС_{1а}$, а сигнал синхронизации — через $ИМС_{1б}$ и дифференцирующую цепь на элемен-

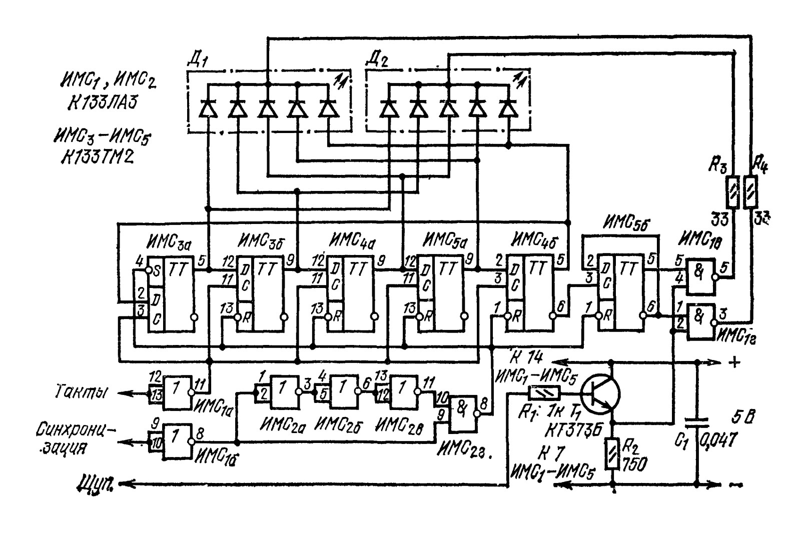


Рис. 113. Щуп-микроосциллограф

тах интегральной микросхемы $ИМС_2$. Срабатывание по тактовому входу и по входу синхронизации происходит по спаду входных импульсов.

Работу и использование щупа рассмотрим на примере проверки декады. В этом случае вход синхронизации подключают к прямому выходу последнего триггера декады, а тактовый — ко входу декады, если она срабатывает по спаду входных импульсов (например, использована интегральная микросхема К155ИЕ2 или декада на JK-триггерах). Если же декада срабатывает по фронтам (например, выполнена на микросхеме К155ИЕ6 или на D-триггерах), тактовый вход следует подключить к точке цепи, где сигнал инверсен по отношению к сигналу на входе декады. Этой точкой может служить, например, прямой выход последнего триггера предыдущей декады.

При переходе декады из состояния 9 в состояние 0 спад на прямом выходе последнего триггера, продифференцировавшись в микросхеме $ИМС_2$, установит триггер $ИМС_{3а}$ в состояние 1, остальные триггеры — в 0. Если при этом вход щупа будет подключен к точке с уровнем логической 1, включится элемент $ИМС_{1г}$ и загорится первый (левый по схеме) светодиод матрицы $Д_1$. Спад тактового импульса, переводящий декаду в состояние 1, переключит в такое же состояние триггер $ИМС_{3б}$, а триггер $ИМС_{3а}$ перейдет в состояние 0. Второй диод матрицы $Д_1$ загорится или останется погашенным в зависимости от напряжения на входе щупа.

Таким образом, за десять входных импульсов загорятся светодиоды, соответствующие тактам, в которых на входе щупа будет присутствовать логическая 1. Подключая щуп к различным, точкам декады и выходам дешифратора, можно наблюдать временные диаграммы в этих точках и таким образом проверять ее работу.

Конструктивно щуп выполнен на двусторонней печатной плате размером 12,5×95 мм, чертеж которой приведен на рис. 114. Иглу щупа впаивают в паз, пропиленный в плате, которую помещают в цилиндрический корпус, изготовленный из алюминиевой трубки, с крышкой из красного прозрачного органического стекла.

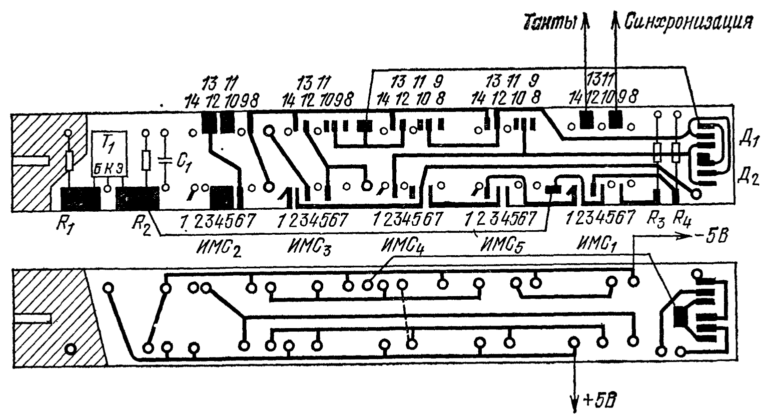


Рис. 114. Печатная плата микроосциллографа

Из корпуса выводят четыре проводника МГТФ, снабженные на концах штыревыми контактами от разъема 2РМ. На контакты надеты цветные поливинилхлоридные трубки; красная и зеленая для питания +5 и —5 В соответственно, синяя — для входа синхронизации, желтая — для тактового входа. Эти контакты впаивают непосредственно в проверяемое устройство или вставляют в специально впаянные в плату гнезда от разъемов.

При работе со щупом следует иметь в виду, что он не контролирует соответствия входных уровней нормам технических условий и в этом смысле не заменяет описанные выше щупы. Порог срабатывания щупа по сигнальному входу. превышает порог срабатывания ТТЛ-микросхем на 0,7 В. Это не мешает проверке устройств с нормальными выходными уровнями, более того, по-

вышенный порог позволяет проверять дешифраторы К155ИД1, выходной уровень логического 0 которых равен около 1,5 В (норма ТУ на этот уровень 2,4 В). Однако при их проверке, как и при проверке других дешифраторов, имеющих коллекторный выход, необходимо к источнику +5 В подключить дополнительный резистор (см. рис. 82).

Щуп можно использовать для проверки счетчиков и других устройств, работающих с периодом не более десяти тактов, однако при любой проверке на его входы обязательно должны подаваться тактовые импульсы и импульсы синхронизации.

СПИСОК ЛИТЕРАТУРЫ

Бирюков С. А. Триггерные счетчики. — Радио, 1974, № 9, с. 51—52.

Бирюков С. А., Ханов В. А. Декада на КТ315. — Радио, 1972, № 7, с. 36—37.

Бирюков С. А. Счетчики на микросхемах. — Радио, 1976, № 2, с. 42—44, № 3, с. 36—37.

Алексеев С. А. Применение микросхем серии К155. — Радио, 1977, № 10, с. 39—41, 1978, № 5, с. 37—38.

Перельмутер В. Газоразрядные цифровые индикаторы. — Радио, 1971, № 1, с. 56—57.

Лисицын Б. Л. Знаковые газоразрядные индикаторы. — Радио, 1975, № 5, с. 59.

Лисицын Б. Л. Накальные индикаторы. — Радио, 1977, № 1, с. 57—58.

Гутников В. С. Интегральная электроника в измерительных приборах. — Л.: Энергия, 1974.

Бирюков С. А. Счетчик для семисегментных индикаторов. — Радио, 1977, № 8, с. 33—34.

Бирюков С. А. Электронные часы. — Радио, 1975, № 11, с. 27—30.

Бирюков С. А. Цифровой частотомер. — Радио, 1975, № 3, с. 49—52.

Бирюков С. А. Дисплей в трансивере. — Радио, 1977, № 5, с. 17—19, № 9, с. 19—22.

Кашталап И. К. Логические пробники на транзисторах. — Радио, 1977, № 5, с. 28.

Ожёгов А. С. Логические пробники на микросхеме. — Радио, 1977, № 5, с. 30.

Буров Л. В. Логический пробник. — Радио, 1978, № 9, с. 48.

Алексеев С. А. Счетчики для часов на микросхемах. — Радио, 1979, № 5, с. 27—29.

Бирюков С. А. Динамическая индикация. — Радио, 1979, № 12, с. 26—27.

Бирюков С. А. Электронные часы. — Радио, 1980, № 1, с. 52—54.

Бирюков С. А. Логический пробник. — Радио, 1980, № 3, с. 30.

Бирюков С. А. Предварительный делитель. — Радио, 1980, № 10, с. 61.

СОДЕРЖАНИЕ

45 к.

"РАДИО И СВЯЗЬ"